

# Inhalt

<b>Vorwort zur dritten Auflage</b> .....	<b>V</b>
<b>1 Einleitung</b> .....	<b>1</b>
1.1 Analoge und digitale Darstellungsformen .....	1
1.1.1 Analoge Größendarstellung .....	1
1.1.2 Digitale Größendarstellung .....	2
1.2 Binäre und logische Zustände .....	3
1.3 Zahlensysteme .....	5
1.4 Codierungen .....	11
1.4.1 Binär Codierte Dezimalziffer .....	11
1.4.2 (m aus n)-Code .....	13
1.4.3 Gray-Code .....	15
1.5 Betrachtung unabhängiger binärer Größen .....	17
1.6 Fehlererkennende und fehlerkorrigierende Verfahren .....	21
1.6.1 Fehlermodelle .....	21
1.6.2 Mehrfachübertragung .....	22
1.6.3 Parity-Ergänzung .....	23
1.6.4 Blockcheck .....	26
1.6.5 Fehlerkorrigierende Bewertung .....	28
1.6.6 Fehlerkorrigierender Code nach Hamming .....	29
1.6.7 CRC-Summe .....	30
1.7 Verarbeitungsgeschwindigkeit .....	34
1.8 Aufgaben .....	37

<b>2</b>	<b>Logische Verknüpfungen</b> .....	<b>39</b>
2.1	Grundfunktionen und Grundglieder .....	40
2.1.1	UND-Verknüpfung .....	40
2.1.2	ODER-Verknüpfung .....	42
2.1.3	NEGATION .....	43
2.1.4	Verstärker .....	44
2.2	Zusammengesetzte Elemente .....	45
2.2.1	NAND-Verknüpfung .....	45
2.2.2	NOR-Verknüpfung .....	46
2.2.3	ANTIVALENZ-Verknüpfung .....	47
2.2.4	ÄQUIVALENZ-Verknüpfung .....	49
2.2.5	Implikation .....	50
2.2.6	Inhibition .....	51
2.2.7	Verknüpfungen bei Gliedern mit zwei Eingängen .....	51
2.2.8	Wichtige Glieder mit mehr als zwei Eingängen .....	53
2.3	Schaltungsanalyse .....	55
2.4	Aufgaben .....	57
<b>3</b>	<b>Schaltalgebra</b> .....	<b>59</b>
3.1	Variable und Konstante .....	59
3.2	Rechenregeln .....	61
3.2.1	Postulate .....	61
3.2.2	Theoreme der Schaltalgebra .....	62
3.2.3	Kommutativgesetz .....	62
3.2.4	Assoziativgesetz .....	63
3.2.5	Distributivgesetz .....	64
3.2.6	De-Morgansche-Gesetze .....	64
3.2.7	Bindungsregel .....	65
3.3	Aufgaben .....	67
<b>4</b>	<b>Schaltungssynthese</b> .....	<b>69</b>
4.1	Normalformen .....	69
4.1.1	Disjunktive Normalform .....	70
4.1.2	Konjunktive Normalform .....	71

4.2	Schaltungsvereinfachung	72
4.2.1	Algebraische Vereinfachung	73
4.2.2	Grafische Vereinfachung	74
4.2.2.1	KV-Diagramm mit zwei Variablen	76
4.2.2.2	KV-Diagramm mit drei Variablen	77
4.2.2.3	KV-Diagramm mit vier Variablen	78
4.2.2.4	KV-Diagramm mit fünf Variablen	80
4.2.2.5	KV-Diagramm mit sechs und mehr Variablen	81
4.2.2.6	Don't-Care-Felder	83
4.2.2.7	Minimierung mit XOR-Gate	85
4.2.2.8	KV-Diagramm und Gray-Code	86
4.2.3	Algorithmische Umformung (Quine-McClusky)	87
4.3	Aufgaben	91
<b>5</b>	<b>Schaltnetze</b>	<b>95</b>
5.1	Darstellung	96
5.2	Codeumsetzer	98
5.3	Datenselektor	100
5.4	Demultiplexer	103
5.5	Adressdecoder	104
5.6	Addierer	108
5.6.1	Halbaddierer	108
5.6.2	Volladdierer	110
5.7	Komparator	112
5.8	Arithmetisch-logische Einheit	117
5.9	Aufgaben	119
<b>6</b>	<b>Zeitabhängige binäre Schaltungen</b>	<b>123</b>
6.1	Übersicht	123
6.2	RS-Flipflop (RS-FF)	128
6.2.1	Realisierung mit NOR-Gatter	128
6.2.2	Realisierung mit NAND-Gatter	132

6.3	Taktzustandsgesteuerte Flipflops . . . . .	134
6.3.1	RS-FF (taktzustandsgesteuert) . . . . .	134
6.3.2	D-FF (taktzustandsgesteuert) . . . . .	137
6.3.3	JK-FF (taktzustandsgesteuert). . . . .	140
6.3.4	JK-MS-FF (taktzustandsgesteuert) . . . . .	142
6.4	Taktflankengesteuerte Flipflops . . . . .	144
6.4.1	RS-FF (einflankengesteuert) . . . . .	145
6.4.2	D-FF (einflankengesteuert) . . . . .	147
6.4.3	JK-FF (einflankengesteuert) . . . . .	151
6.4.4	T-FF (einflankengesteuert) . . . . .	151
6.4.5	RS-MS-FF (zweiflankengesteuert) . . . . .	152
6.4.6	JK-MS-FF (zweiflankengesteuert) . . . . .	153
6.5	Charakteristische Gleichung. . . . .	154
6.6	Synthese-Tabellen . . . . .	156
6.7	Monostabile Kippstufen. . . . .	157
6.8	Taktgeneratoren . . . . .	161
6.9	Aufgaben. . . . .	162
<b>7</b>	<b>Einfache sequenzielle Schaltungen. . . . .</b>	<b>165</b>
7.1	Zählerschaltungen . . . . .	165
7.1.1	Asynchrone Zähler . . . . .	166
7.1.2	Synchrone Zähler . . . . .	172
7.2	Frequenzteiler . . . . .	182
7.3	Schieberegister. . . . .	187
7.4	Aufgaben. . . . .	195
<b>8</b>	<b>Getaktete Schaltwerke . . . . .</b>	<b>199</b>
8.1	Einführung . . . . .	199
8.2	Mealy-Automat . . . . .	206
8.3	Moore-Automat. . . . .	215
8.4	Beispiel (ALU-Anwendung) . . . . .	221
8.5	Aufgaben. . . . .	226

<b>9</b>	<b>Hardware</b> .....	<b>231</b>
9.1	Einführung .....	231
9.2	Schaltkreisentwicklung .....	232
9.3	Physikalische Randbedingungen .....	238
9.3.1	Spannungsbereiche .....	238
9.3.2	Strombereiche .....	239
9.3.3	Geschwindigkeitsbereiche .....	242
9.3.4	Gehäuse .....	245
9.4	Spezielle Ausgänge .....	248
9.4.1	Tri-State-Ausgang .....	249
9.4.2	Open-Kollektor-Ausgang .....	251
9.5	Spezielle Eingänge .....	254
9.6	Strukturen komplexer Bausteine .....	259
<b>10</b>	<b>Musterlösungen</b> .....	<b>267</b>
10.1	Lösungen zu Kapitel 1 .....	267
10.2	Lösungen zu Kapitel 2 .....	272
10.3	Lösungen zu Kapitel 3 .....	276
10.4	Lösungen zu Kapitel 4 .....	280
10.5	Lösungen zu Kapitel 5 .....	291
10.6	Lösungen zu Kapitel 6 .....	299
10.7	Lösungen zu Kapitel 7 .....	304
10.8	Lösungen zu Kapitel 8 .....	314
	<b>Verzeichnis von Formelzeichen und Abkürzungen</b> .....	<b>325</b>
	<b>Literatur</b> .....	<b>333</b>
	<b>Index</b> .....	<b>335</b>

Für die Logisim-Anwendungen steht auf [plus.hanser-fachbuch.de](http://plus.hanser-fachbuch.de) Begleitmaterial und ein Anhang zur Verfügung. Der Zugangscode ist auf der ersten Seite des Buches abgedruckt.