

# Inhaltsverzeichnis

## Tutorial

- 1 Tamper resistant implementation of cryptographic algorithms..... 9**  
 Heike Neumann<sup>1</sup>, Zoya Dyka<sup>2</sup>, Peter Langendörfer<sup>2</sup>  
<sup>1</sup>HAW Hamburg, <sup>2</sup>IHP, Frankfurt (Oder)

## Keynote 1

- 2 RAS Strategien für High-Performance Mikroprozessoren der nächsten Generationen ..... 10**  
 Matthias Pflanz, IBM Deutschland Research & Development GmbH, Böblingen

## Sitzung 1: Fehlermodellierung und -analyse

- 3 ESD damage without failure, followed by EOS: A case study on smart power ICs ..... 11**  
 Dennis Helmut<sup>1,2</sup>, Gerhard Wachutka<sup>2</sup>, Gerhard Groos<sup>1</sup>  
<sup>1</sup>UniBw München, <sup>2</sup>TU München
- 4 Erstellung eines Modells der Kritischen Ladung zur Bewertung der Robustheit gegenüber SETs und SEUs: Fallstudie Muller C-Element ..... 17**  
 Marko Andjelkovic<sup>1</sup>, Milos Krstic<sup>1</sup>, Rolf Kraemer<sup>1</sup>, Varadan Savulimedu Veeravalli<sup>2</sup>,  
 Andreas Steininger<sup>2</sup>  
<sup>1</sup>IHP, Frankfurt (Oder), <sup>2</sup>TU Wien

## Sitzung 2: Funktionale Sicherheit und Fehlertoleranz

- 5 Eingeladener Vortrag: Security Tests zur Steigerung der funktionalen Sicherheit..... 25**  
 Tobias Koal, Philotech GmbH, Cottbus
- 6 Forward Error Correction in Industrial Wireless Communication ..... 26**  
 Petr Pfeifer, Christian Gleichner, Heinrich T. Vierhaus, BTU Cottbus-Senftenberg
- 7 Systematic Design of a New 3-Bit-Burst-Error Correction Code with Minimal Number of Check Bits..... 34**  
 Alexander Klockmann<sup>1</sup>, Georg Georgakos<sup>2</sup>, Michael Goessel<sup>1</sup>  
<sup>1</sup>Universität Potsdam, <sup>2</sup>Infineon Technologies AG, Neubiberg

## Sitzung 3: Analog und Mixed Signal Design

- 8 Predictive System-Level Constraint Verification and Optimization..... 40**  
Andreas Krinke, Lei Lei, Jens Lienig, TU Dresden
- 9 Power-Down-Synthese für analoge Schaltungen..... 46**  
Maximilian Neuner<sup>1</sup>, Michael Zwerger<sup>2</sup>, Helmut Graeb<sup>1</sup>  
<sup>1</sup>TU München, <sup>2</sup>Infineon Technologies AG, Neubiberg
- 10 A Multiplying 1.5V 12-bit 60-MS/s Current Steering CMOS Digital-to-Analog Converter  
for low Latency Transceiver Front-Ends in Industrial Radio Applications ..... 48**  
Reimund Wittmann<sup>1</sup>, Robert Teschner<sup>1</sup>, Frank Henkel<sup>1</sup>, Klaus Tittelbach-Helmrich<sup>2</sup>,  
Andreas Wolf<sup>3</sup>  
<sup>1</sup>IMST GmbH, Kamp-Lintfort, <sup>2</sup>IHP, Frankfurt (Oder), <sup>3</sup>DWW GmbH, Teltow

## Keynote 2

- 11 Low Voltage Embedded Memories..... 53**  
Alexander Fish, Emerging Nanoscaled Integrated Circuits and Systems (ENICS) Labs, Bar-Ilan  
University, Israel

## Postersitzung

- 12 Failure-Rate Analysis based on Microprocessor Trace Data ..... 54**  
Martin Zabel, Matthias Brinker, Steffen Köhler, Rainer G. Spallek, TU Dresden
- 13 Holistic view of the reliability prediction using the example of steering electronics..... 60**  
Ulrike Weinrich<sup>1</sup>, Gerd Baumann<sup>1</sup>, Hans-Christian Reuss<sup>1</sup>, Stefan Walz<sup>2</sup>  
<sup>1</sup>FKFS, Stuttgart, <sup>2</sup>Robert Bosch Automotive Steering GmbH, Schwäbisch Gmünd
- 14 Simulation-Based Design Methodology for Heterogeneous Systems at Package-Level Utilizing  
XML and XSLT ..... 66**  
Robert Fischbach<sup>1,2</sup>, Andy Heinig<sup>1</sup>, Jens Lienig<sup>2</sup>  
<sup>1</sup>Fraunhofer IIS, Dresden, <sup>2</sup>TU Dresden
- 15 TAP-Controller Modellierung mit Signalfussgraphen ..... 74**  
Farouk Babba, Sebastian Sattler, Friedrich-Alexander-Universität Erlangen
- 16 Timing Variability Analysis of Digital CMOS Circuits ..... 80**  
Jahnvi Kasturi Rangan<sup>1,2</sup>, Nasim Pour Aryan<sup>1</sup>, Jens Bargfrede<sup>1</sup>, Christian Funke<sup>1</sup>, Helmut Graeb<sup>2</sup>  
<sup>1</sup>Infineon Technologies AG, Neubiberg, <sup>2</sup>TU München

## **Sitzung 4: Technologie und Zuverlässigkeit**

- 17 Eingeladener Vortrag: Expansions of the design space with 22FDX..... 82**  
Gerd Teepe, GLOBALFOUNDRIES, Dresden
- 18 Low ppm failure analysis for advanced Cu and Cu alloy on-chip wiring..... 83**  
Matthias Kraatz<sup>1</sup>, Meike Hauschildt<sup>2</sup>, Martin Gall<sup>1</sup>, Ehrenfried Zschech<sup>1</sup>  
<sup>1</sup>Fraunhofer IKTS, Dresden, <sup>2</sup>GLOBALFOUNDRIES, Dresden
- 19 2D TCAD Simulations of Single Event Transients in 250 nm Bulk CMOS Technology..... 90**  
Marko Andjelkovic, Ulrich Jagdhold, Milos Krstic, Rolf Kraemer, IHP, Frankfurt (Oder)

## **Sitzung 5: 3D Design und Modellierung**

- 20 Physical Design Challenges and Solutions for Interposer-Based 3D Systems..... 97**  
Sergii Osmolovskyi, Jens Lienig, TU Dresden
- 21 Strukturtreue Modellierung anhand von Signalfussgraphen..... 105**  
Mohamed Denguir<sup>1</sup>, Gürkan Uygur<sup>1</sup>, Sebastian Sattler<sup>1</sup>, Benjamin Cella<sup>2</sup>, Michael Schmidt<sup>2</sup>,  
Tobias Egelhofer<sup>3</sup>, Bruno Scheffold<sup>3</sup>  
<sup>1</sup>Friedrich-Alexander-Universität Erlangen, <sup>2</sup>Liebherr, Lindau, <sup>3</sup>Rohde & Schwarz, Memmingen
- Autorenindex..... 113**