

# Inhaltsverzeichnis

## Session 1: Sensoren

- 1 Front-End für Long-Range-UHF-RFID-Sensortags mit einer Empfindlichkeit von -30 dBm ..... 9**  
Jacek Nowak, Dominik Krausse, Ralf Sommer, Technische Universität Ilmenau
- 2 Design of a High Accuracy Spatially Distributed Temperature Sensor Array for CMOS Lab-on Chip Applications ..... 15**  
Yvonne Ebensberger, Timo Lausen, Roland Thewes, Technische Universität Berlin
- 3 Design of Quasi-synchronous Finite State Machines Using a Local On-demand Clocking Approach ..... 20**  
Athanasios Gatzastras, Dominik Wrana, Tobias Wolfer, HS Reutlingen; Georg Gläser, Benjamin Saft, Eric Schäfer, IMMS Institut für Mikroelektronik- und Mechatronik-Systeme gemeinnützige GmbH, Ilmenau; Eckhard Hennig, HS Reutlingen
- 4 Enhanced Behavioral Models of MEMS Elements for the System Level Verification ..... 25**  
Tino Blochmann, Stephan Gerth, Peter Schneider, Roland Jancke, Fraunhofer IIS/EAS Dresden
- 5 Effizientes Design und Layout von 3D-Beschleunigungssensoren mittels automatisierter Synthese ..... 29**  
Steffen Michael, Maria Kellner, Ralf Sommer, IMMS Institut für Mikroelektronik- und Mechatronik-Systeme GmbH
- 6 On-line Surveillance Techniques for Reliable Active Pixel Sensor Systems ..... 35**  
Theodor Hillebrand, Konstantin Tscherkaschin, Steffen Paul, Dagmar Peters-Drolshagen, Universität Bremen
- 7 Entwurf und Implementierung eines Sensornetzwerks zur Baustellensicherung mittels LPWAN ..... 40**  
David Krönert, Kai Hahn, Universität Siegen; Helmut Kremer, micro-part GmbH & Co. is. KG, Oestrich-Winkel; Gunnar Monheimius, TAMMET Systems International GmbH, Iserlohn
- 8 Ein integrierter Schaltkreis zur chronischen Aufnahme von Hirnignalen bei neugeborenen Mäusen ..... 45**  
Andreas Bahr, Christian-Albrechts-Universität zu Kiel, Kiel

## Session 2: ADC, DAC, PLL und mehr

- 9 Ultra-Low-Power SAR ADC in 22 nm FD-SOI Technology Using Body-Biasing ..... 46**  
Marcel Jotschke, Sunil Satish Rao, Benjamin Prautsch, Torsten Reich, Fraunhofer IIS/EAS Dresden
- 10 A Reusable Triple Core 12-bit Current Steering Digital-to-Analog Converter for High Performance Transceivers in Industry 4.0 Applications ..... 51**  
Reimund Wittmann, Jan Steinkamp, Frank Henkel, IMST GmbH, Kamp-Lintfort; Klaus Tittelbach-Helmrich, IHP GmbH Leibniz-Institut für innovative Mikroelektronik Frankfurt/Oder; Andreas Wolf, Dr. Wolf Wireless GmbH, Teltow

<b>11 Design of a 28-32 GHz Low-Noise PLL with Automatic Frequency Calibration .....</b>	<b>57</b>
Frank Herzel, Arzu Ergintav, Ulrich Jagdhold, IHP GmbH Leibniz-Institut für innovative Mikro-elektronik, Frankfurt/Oder; Dietmar Kissinger, IHP GmbH Leibniz-Institut für innovative Mikro-elektronik, Frankfurt/Oder & Technische Universität Berlin	
<b>12 Einfluss der Taktratensteuerung auf die Genauigkeit asynchroner ADCs .....</b>	<b>62</b>
Pavol Pitonak, Dirk Killat, Haoran Zhu, Brandenburgische Technische Universität Cottbus-Senftenberg, Cottbus	
<b>13 Induktive Vernetzung von Hörgeräten .....</b>	<b>64</b>
Jan-Christoph Edelmann, Thomas Ußmüller, Universität Innsbruck	
<b>14 Akustische Übertragung medizinischer Daten über die Sprechsanlage eines MRT .....</b>	<b>68</b>
Viktoria Kalpen, Thomas Ußmüller, Universität Innsbruck	
<b>15 UHF RFID Lesegerät basierend auf der NI PXIe Plattform .....</b>	<b>72</b>
Manuel Ferdik, Markus Samuel Hesche, Lars-Oliver Rack, Georg Saxl, Thomas Ußmüller, Universität Innsbruck	

### Session 3: Verifikation, Simulation, Modellierung

<b>16 Coverage Measures and a Unified Coverage Model for Analog Circuit Design .....</b>	<b>74</b>
Andreas Fürtig, Lars Hedrich, Goethe-Universität Frankfurt a. M.; Walter Hartong, Louis-Francois Tanguay, Cadence Design Systems, München; Markus Olbrich, Małgorzata Rechmal, Leibniz Universität Hannover	
<b>17 Verification of Analog/Mixed-Signal Systems with AADD .....</b>	<b>80</b>
Carna Zivkovic, Christoph Grimm, Technische Universität Kaiserslautern	
<b>18 Automatic Abstraction of Analog Circuits to Hybrid Automata .....</b>	<b>86</b>
Ahmad Tarraf, Lars Hedrich, Goethe-Universität Frankfurt a. M.	
<b>19 Fault tracing within the µ-Controller PIC32MX .....</b>	<b>92</b>
Farouk Babba, Sebastian Sattler, Friedrich-Alexander-Universität Erlangen-Nürnberg	
<b>20 Transistor-level Simulation of LC-tank VCO Electron Spin Resonance Detectors .....</b>	<b>94</b>
Anh Chu, Benedikt Schlecker, Jens Anders, Universität Stuttgart	
<b>21 A Hierarchical Method to Perform IR Drop and Electromigration Analysis for Faster Tape-out of Analog-on-Top Designs .....</b>	<b>96</b>
Tarjina Islam, Infineon Technologies AG, Neubiberg	
<b>22 Modeling of Delta-Sigma Modulators for Low-Power Audio Applications .....</b>	<b>102</b>
Ciana Barretto, Elmar Herzer, Akshay Agashe, Johann Hauer, Fraunhofer-Institut für Integrierte Schaltungen – IIS Erlangen; Mirco Meiners, Hochschule Bremen-City, Bremen	

### Session 4: Advanced CMOS

<b>23 Low-Power 24 GHz LNA in a Sub-28nm CMOS .....</b>	<b>108</b>
Vadim Issakov <sup>1</sup> , Radu Ciocoveanu <sup>1,2</sup> , Andreas Werthof <sup>1</sup> , Robert Weigel <sup>2</sup> , Angelika Geiselbrechtlinger <sup>1</sup>	
<sup>1</sup> Infineon Technologies AG, Neubiberg; <sup>2</sup> Universität Erlangen-Nürnberg, Erlangen	

<b>24 Comparison and Optimization of the Minimum Supply Voltage of Schmitt Trigger Gates versus CMOS Gates under Process Variations .....</b>	<b>111</b>
Alexander Bleitner, Jacob Goepert, Niklas Lotze, Matthias Keller, Yiannos Manoli, IMTEK Albert-Ludwigs-Universität Freiburg	
<b>25 Analysis and Optimization of Voltage Reference Circuits Based on Sub 1V MOSFETs Operating in Different CMOS Technologies .....</b>	<b>117</b>
Giuseppe Quarata, Michael Pronath, MunEDA GmbH München	
<b>26 Theoretical Derivation of Bandwidth Limits of a Symmetric Acoustic-Wave-Lumped-Element Resonator (AWLR) Module .....</b>	<b>123</b>
Michael Wagner, Friedrich-Alexander-Universität Erlangen-Nürnberg; Stephan Leuschner, Intel Deutschland GmbH, Neubiberg; Robert Weigel, Amelie Hagelauer, Friedrich-Alexander-Universität Erlangen-Nürnberg	
<b>27 Design of an EMC-improved Regulated Charge Pump in 180-nm CMOS Technology .....</b>	<b>127</b>
Dirk Nuernbergk, Christian Lang, Viktor Petri, Michael Frey, Melexis GmbH, Erfurt	
<b>28 Considerations on the Design Methodology for an Integrated Gate Driver .....</b>	<b>131</b>
Norbert Fiebig, Gunter Fischer, Pylyp Ostrovskyy, IHP GmbH Leibniz-Institut für innovative Mikroelektronik Frankfurt/Oder; Dietmar Kissinger, IHP GmbH Leibniz-Institut für innovative Mikroelektronik Frankfurt/Oder& Technische Universität Berlin	
<b>29 Ultra-Low-Power Self-Biased 1 nA Current Reference Circuit for Medical Monitoring Devices in 350 nm and 180 nm CMOS Technology .....</b>	<b>136</b>
Gayas Mohiuddin Sayed, Technische Universität Hamburg-Harburg; Pablo Mendoza-Ponce, Technische Universität Hamburg-Harburg & Instituto Tecnológico de Costa Rica, Cartago, Costa Rica; Wolfgang Krautschneider, Matthias Kuhl, Technische Universität Hamburg-Harburg	
<b>30 Content-Addressable Memory – Overview and Outlook of an Enabler for Modern Day Applications .....</b>	<b>140</b>
Xin Fan, Amgad Ghonem, Tobias Gemmeke, RWTH Aachen	
<b>31 A CMOS Bidirectional -69 mA to +63 mA Output Range Voltage Controlled Current Source for Laser Diode Current Control in FTTx Applications .....</b>	<b>146</b>
Sreekesh Lakshminarayanan, Jing Ning, Klaus Hofmann, Technische Universität Darmstadt	

## Session 5: Synthese & Layout

<b>32 On Applying Pareto Optimization for Complete Performance Space Modeling of Analog IC ...</b>	<b>150</b>
David Schreiber, Jürgen Kampe, Ernst-Abbe-Hochschule Jena	
<b>33 Template-Driven Analog Layout Generators for Improved Technology Independence .....</b>	<b>156</b>
Benjamin Prautsch, Uwe Hatnik, Uwe Eichler, Fraunhofer IIS/EAS Dresden; Jens Lienig, Technische Universität Dresden	
<b>34 Automatic Analog-on-Top Chip-Level Schematic Generation Based on Wire-by-Name Methodology .....</b>	<b>162</b>
Jürgen Wittmann, Carsten Wegener, Fabio Rigoni, Dialog Semiconductor GmbH, Germerring	
<b>35 Entwurf von zeitkontinuierlichen Sigma-Delta Modulatoren mit www.sigma-delta.de .....</b>	<b>167</b>
Johannes Wagner, Maurits Ortmanns, Universität Ulm	

<b>36 Parallelization Strategies for the Detailed Routing Step .....</b>	<b>169</b>
Björn Bredthauer, Markus Olbrich, Erich Barke, Leibniz Universität Hannover	
<b>37 A Procedural Approach to Automate the Manual Design Process in Analog Integrated Circuit Design .....</b>	<b>175</b>
Florian Leber, Jürgen Scheible, Robert Bosch Zentrum für Leistungselektronik HS Reutlingen	
<b>38 Design Methodologies and Co-Design Options for Novel 3D Technologies .....</b>	<b>181</b>
Tilman Horst, Robert Fischbach, Jens Lienig, Technische Universität Dresden	

## Session 6: Licht & Zufall

<b>39 Design of an Automotive Visible Light Communications Link using an Off-The-Shelf LED Headlight .....</b>	<b>187</b>
Stephan Kruse, Christian Kress, Agon Memedi, Heinz Nixdorf Institut Universität Paderborn; Claas Tebruegge, HELLA GmbH & Co. KGaA, Lippstadt; Muhammad Sohaib Amjad, Christoph Scheytt, Falko Dressler, Heinz Nixdorf Institut Universität Paderborn	
<b>40 Ringoszillator-basierender ultra-low-power Zufallszahlengenerator für passive UHF RFID Transponder .....</b>	<b>192</b>
Georg Saxl, Manuel Ferdik, Thomas Ußmüller, Universität Innsbruck	
<b>41 On-line Parameter Extraction Technique for Integrated Circuits .....</b>	<b>196</b>
Theodor Hillebrand, Konstantin Tscherkaschin, Steffen Paul, Dagmar Peters-Drolshagen, Universität Bremen	
<b>42 Methoden zur Verbesserung von CMOS integrierten Arbiter-PUFs .....</b>	<b>202</b>
Andreas Herkle, Joachim Becker, Maurits Ortmanns, Universität Ulm	