

Vorwort zur 4. Auflage

Seit vielen Jahren werden nun die ESD-Normen DIN EN 61340-5-1 (**VDE 0300-5-1**):2008-07 und DIN EN 61340-5-2 (**VDE 0300-5-2**):2002-01 in vielen Elektronikfirmen angewendet. Gleichzeitig wurden Erfahrungen bei der Umsetzung der Normen gesammelt. Bis zum Jahr 2007 gab es aber weltweit zwei parallel existierende Vorschriften für den ESD-Schutz in Elektronikfirmen: die oben genannten und die amerikanische ANSI/ESD S20.20. Der Unterschied ist der, dass die DIN-Normen technische Details für ESD-Kontrollmaßnahmen enthalten, die amerikanische ANSI-Norm aber nur ein Konzept zur Erstellung eines ESD-Kontrollprogramms. Da viele Elektronikfirmen weltweit agieren, war immer die Situation zu klären, welche Norm eingesetzt werden muss. Das zuständige Komitee beim IEC (International Electrotechnical Committee), das TC 101 (Technical Committee), bemühte sich mehrere Jahre, beide Normen zusammenzuführen. Im Jahr 2007 erschienen die weltweit gültigen Standards IEC 61340-5-1 und IEC 61340-5-2. Im Teil 1 sind jetzt der Inhalt der amerikanischen Norm und die technischen ESD-Anforderungen enthalten. Der Teil 2 enthält weitere Hinweise zur Einführung und Umsetzung des ESD-Kontrollprogramms. Obwohl inzwischen die neue Ausgabe der IEC 61340-5-1 im Jahr 2016 (deutsche Fassung erscheint im Juli 2017) erschienen ist, sind die vorherigen Ausgaben der DIN EN 61340-5-1 (**VDE 0300-5-1**) sehr hilfreich. Besonders bei der Beschreibung der einzelnen ESD-Maßnahmen. Die technischen Anforderungen haben sich im Wesentlichen nicht geändert.

Durch die Neuerscheinung der IEC 61340-5-1 und der DIN EN 61340-5-1 (**VDE 0300-5-1**) (2016 und 2017) wurde die 3. Auflage des Handbuchs überarbeitet. Besonders die Kapitel 7 und 10 wurden an die neuen Anforderungen angepasst. Im Abschnitt 10.9 werden erstmals Hinweise für die Erstellung eines ESD-Kontrollprogramms gegeben. Das Musterprogramm ist ein erster Ansatz.

Alle anderen Abschnitte des Handbuchs wurden ergänzt und aktualisiert. Leider konnten im Kapitel 4 noch nicht die neuen Fehlermodelle CBM (Charged Board Model) und FICBM (Field Induced Charged Board Model) vorgestellt werden. Für beide Modelle gibt es erste Überlegungen, aber noch keine reproduzierbaren Ergebnisse. Bei diesen Modellen wird die Leiterplatte (PWB) näher betrachtet.

Die physikalischen Grundsätze zur Elektrostatik und die grundlegenden ESD-Anforderungen werden sich nicht ändern, auch wenn neue Fassungen der ESD Normen erscheinen.