

## Vorwort

### EBL 2016

## Elektronische Baugruppen und Leiterplatten – Multifunktionale Baugruppen – Leistungsdichte am Limit?

Das Internet der Dinge beginnt immer mehr, alle Lebensbereiche von der Kommunikation, der Mobilität, der Energieversorgung, dem Handel bis zur Industrieproduktion zu durchdringen.

Dabei wird die Vernetzung von Geräten und nahezu beliebigen Objekten vorangetrieben, was zu spezifisch-angepassten Systemkonfigurationen und veränderten Einsatzbedingungen führt. Das heißt aber auch, Systemfunktionalität und Systemzuverlässigkeit in unterschiedlichsten Anwendungsumgebungen rücken immer mehr in den Vordergrund. Aber erst fortschrittliche Systemintegrationslösungen sorgen schließlich dafür, dass benötigte Elektronik hierbei auch multifunktional, energieeffizient, robust und bauraumangepasst aufgebaut und nicht zuletzt auch kostengünstig hergestellt werden kann.

Die Innovationen in der Halbleiterindustrie, den Integrationstechniken und der Baugruppenmontage werden dadurch immer mehr und in kürzeren Abständen zu Höchstleistungen gezwungen, die auch zur Verdrängung etablierter Techniken führt. Wafer-Level- und Panel-Level-Technologien sind beispielsweise zwei zukunftsweisende Systemintegrationsstrategien, die als Plattform zum Aufbau hochwertiger Baugruppen und Systeme geeignet sind.

Bereits heute bieten Baugruppentechologien auf Leiterplattenbasis die Möglichkeit, auch auf großflächigen Panels von 24“ × 18“ / 610 × 457 mm<sup>2</sup> (Stapeln, Umverdrahten, Bauteile einbetten) komplexe Systeme zu realisieren. Verbesserte Materialien und Bearbeitungsverfahren erfüllen die gesteigerten, funktionalen Anforderungen mehr und mehr.

Umfangreiche Bauteil- und Chipvarianten mit immer kleineren Anschlussgeometrien auf der einen, aber auch größeren Verlustleistungen auf der anderen Seite fordern jedoch die „Schlüsselparameter“ für die Leiterplatten- und Baugruppentechologie immer wieder heraus. Nach unten skalierte Dimensionen und erweiterte Leistungsparameter stehen auf der Tagesordnung:

- Line und Space (< 80 µm, für IC-Substrate derzeit in Asien bis 10 µm oder kleiner), Vias (< 50 µm) und Komponentenpitches (400 µm und kleiner)
- Boarddimensionen bis 18“ × 24“ (auch gestapelt) und neuartige Laminattypen (Hochfrequenz, flexible Substrate, temperaturstabil, niedrigerer Ausdehnungskoeffizient)
- Neue Strukturierungs- und Bearbeitungsverfahren (z. B. Laser)
- Maximale Dauer-Betriebstemperaturen über 150 °C

Ohne an dieser Stelle auch noch über Kostendruck und Marktanteile zu resümieren, müssen sich die Elektronikbranche und deren Zulieferer insbesondere auch im europäischen und deutschsprachigen Raum diesen Herausforderungen stellen. Hier ergibt sich nun die berechtigte Frage: Sind die Integrationsdichten und Leistungsfähigkeiten für die Baugruppentechologie am Limit angelangt oder geht es noch weiter? Die Konferenz und Fachausstellung „Elektronische Baugruppen und Leiterplatten EBL“ in Fellbach, die sich als führende Präsentations- und Diskussionsplattform für Kenner, aber auch Neueinsteiger auf dem Gebiet hochwertiger Baugruppentechologien und zukünftiger Systemintegration etabliert hat, stellt sich 2016 genau dieser Frage. Aktuelle Entwicklungstrends und Praxisergebnisse werden durch Vorträge aus Industrie und Wissenschaft vorgestellt und mit den Kongressteilnehmern diskutiert. Aktuelle Geräte- und Prozessentwicklungen werden zudem parallel in der begleitenden Ausstellung demonstriert und erörtert, was zusätzlich den vertieften Erfahrungsaustausch zwischen Forschern, Produktentwicklern und Herstellern sowie Dienstleistern während der 2-tägigen Veranstaltung unterstützt.

*Dr. Udo Bechtloff*  
Vorsitzender der  
Programmkommission

*Prof. Dr. Klaus-Dieter Lang*  
Wissenschaftlicher  
Tagungsleiter