

**NORME
INTERNATIONALE
INTERNATIONAL
STANDARD**

**CEI
IEC**

60747-8

Deuxième édition
Second edition
2000-12

Dispositifs à semiconducteurs –

**Partie 8:
Transistors à effet de champ**

Semiconductor devices –

**Part 8:
Field-effect transistors**

© IEC 2000 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

e-mail: inmail@iec.ch

3, rue de Varembe Geneva, Switzerland
IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE **XB**

*Pour prix, voir catalogue en vigueur
For price, see current catalogue*

SOMMAIRE

	Pages
AVANT-PROPOS	12
INTRODUCTION	16
Articles	
1 Domaine d'application	18
2 Références normatives	18
3 Classification	20
4 Terminologie et symboles littéraux	20
4.1 Types de transistors à effet de champ	20
4.2 Termes généraux	24
4.3 Termes relatifs aux valeurs limites et aux caractéristiques	28
4.4 Symboles littéraux	30
5 Valeurs limites et caractéristiques essentielles	44
5.1 Généralités	44
5.1.1 Catégories de dispositifs	44
5.1.2 Dispositifs à grilles multiples	44
5.1.3 Précautions de manipulation	44
5.2 Valeurs limites	44
5.2.1 Températures	44
5.2.2 Dissipation de puissance (P_{tot})	44
5.2.3 Tensions et courants	46
5.2.4 Données mécaniques	48
5.3 Caractéristiques	48
5.3.1 Caractéristiques pour applications en amplificateur basse fréquence	48
5.3.2 Caractéristiques pour applications en amplificateur haute fréquence	52
5.3.3 Caractéristiques pour applications en commutation	56
5.3.4 Caractéristiques pour applications en découpeur	60
5.3.5 Caractéristiques pour applications en amplificateur à courant continu à faible niveau	66
5.3.6 Caractéristiques pour applications en résistance commandée par la tension	68
5.3.7 Caractéristiques spécifiques des transistors à effet de champ appariés pour applications différentielles en basse fréquence	72
5.4 Données d'applications	74
5.4.1 Intermodulation et CAG	74
6 Méthodes de mesure	74
6.1 Généralités	74
6.1.1 Polarité	74
6.1.2 Précautions générales	74
6.1.3 Précautions de manipulation	74
6.1.4 Catégories pour les différents types	74
6.2 Courant résiduel de grille ou courant de fuite de grille	74
6.2.1 Courant résiduel de grille du type à jonction de grille (type A)	74
6.2.2 Courant de fuite de grille du type à grille isolée (types B et C)	76

CONTENTS

	Page
FOREWORD	13
INTRODUCTION	17
Clause	
1 Scope	19
2 Normative references	19
3 Classification	21
4 Terminology and letter symbols.....	21
4.1 Types of field-effect transistors	21
4.2 General terms	25
4.3 Terms related to ratings and characteristics.....	29
4.4 Letter symbols	31
5 Essential ratings and characteristics	45
5.1 General.....	45
5.1.1 Device categories	45
5.1.2 Multiple-gate devices	45
5.1.3 Handling precautions	45
5.2 Ratings (limiting values).....	45
5.2.1 Temperatures.....	45
5.2.2 Power dissipation (P_{tot}).....	45
5.2.3 Voltages and currents	47
5.2.4 Mechanical data.....	49
5.3 Characteristics.....	49
5.3.1 Characteristics for low-frequency amplifier applications	49
5.3.2 Characteristics for high-frequency amplifier applications	53
5.3.3 Characteristics for switching applications	57
5.3.4 Characteristics for chopper applications.....	61
5.3.5 Characteristics for low-level d.c. amplifier applications.....	67
5.3.6 Characteristics for voltage-controlled resistor applications	69
5.3.7 Specific characteristics of matched-pair field-effect transistors for low-frequency differential applications	73
5.4 Application data	75
5.4.1 Intermodulation and AGC	75
6 Measuring methods.....	75
6.1 General.....	75
6.1.1 Polarity	75
6.1.2 General precautions.....	75
6.1.3 Handling precautions	75
6.1.4 Type categories	75
6.2 Gate cut-off current or gate leakage current.....	75
6.2.1 Gate cut-off current of junction-gate type (type A)	75
6.2.2 Gate leakage current of insulated-gate type (types B and C).....	77

Articles	Pages
6.3 Courant de drain (types A, B et C) (I_D)	78
6.3.1 But	78
6.3.2 Schéma	78
6.3.3 Description et exigences du circuit	78
6.3.4 Précautions à prendre	78
6.3.5 Exécution	80
6.3.6 Conditions spécifiées	80
6.4 Courant de drain au blocage (types A, B et C)	80
6.4.1 But	80
6.4.2 Schéma	80
6.4.3 Précautions à prendre (pour les types B et C)	80
6.4.4 Exécution	80
6.4.5 Conditions spécifiées	80
6.5 Tension grille-source de blocage (types A et B) (V_{GSoff})	80
6.5.1 But	80
6.5.2 Schéma	80
6.5.3 Précautions à prendre	80
6.5.4 Exécution	82
6.5.5 Conditions spécifiées	82
6.6 Tension de seuil grille-source (type C) ($V_{GS(TO)}$)	82
6.6.1 But	82
6.6.2 Schéma	82
6.6.3 Précautions à prendre	82
6.6.4 Exécution	82
6.6.5 Conditions spécifiées	82
6.7 Capacité d'entrée, sortie en court-circuit, en petits signaux (types A, B et C) (C_{iss})	82
6.7.1 But	82
6.7.2 Schéma	84
6.7.3 Description et exigences du circuit	84
6.7.4 Précautions à prendre	86
6.7.5 Exécution	86
6.7.6 Conditions spécifiées	86
6.8 Conductance de sortie, entrée en court-circuit, en petits signaux (type A, B et C) (g_{oss})	86
6.8.1 But	86
6.8.2 Généralités	86
6.8.3 Méthode de zéro	86
6.8.4 Méthode utilisant deux voltmètres	88
6.9 Capacité de sortie, entrée en court-circuit, en petits signaux (type A, B et C) (C_{oss})	90
6.9.1 But	90
6.9.2 Généralités	92
6.9.3 Schémas	92
6.9.4 Description et exigences du circuit	92
6.9.5 Précautions à prendre	92
6.9.6 Exécution	94
6.9.7 Conditions spécifiées	94

Clause	Page
6.3 Drain current (types A, B and C) (I_D).....	79
6.3.1 Purpose	79
6.3.2 Circuit diagram	79
6.3.3 Circuit description and requirements	79
6.3.4 Precautions to be observed.....	79
6.3.5 Measurement procedure	81
6.3.6 Specified conditions	81
6.4 Drain cut-off current (types A, B and C)	81
6.4.1 Purpose	81
6.4.2 Circuit diagram	81
6.4.3 Precautions to be observed (for types B and C)	81
6.4.4 Measurement procedure	81
6.4.5 Specified conditions	81
6.5 Gate-source cut-off voltage (types A and B) (V_{GSoff}).....	81
6.5.1 Purpose	81
6.5.2 Circuit diagram	81
6.5.3 Precautions to be observed.....	81
6.5.4 Measurement procedure	83
6.5.5 Specified conditions	83
6.6 Gate-source threshold voltage (type C) ($V_{GS(To)}$)	83
6.6.1 Purpose	83
6.6.2 Circuit diagram	83
6.6.3 Precautions to be observed.....	83
6.6.4 Measurement procedure	83
6.6.5 Specified conditions	83
6.7 Small-signal short-circuit input capacitance (types A, B and C) (C_{iss}).....	83
6.7.1 Purpose	83
6.7.2 Circuit diagram	85
6.7.3 Circuit description and requirements	85
6.7.4 Precautions to be observed.....	87
6.7.5 Measurement procedure	87
6.7.6 Specified conditions	87
6.8 Small-signal short-circuit output conductance (type A, B and C) (g_{oss}).....	87
6.8.1 Purpose	87
6.8.2 General.....	87
6.8.3 Null method.....	87
6.8.4 Two-voltmeter method.....	89
6.9 Small-signal short-circuit output capacitance (type A, B and C) (C_{oss})	91
6.9.1 Purpose	91
6.9.2 General.....	93
6.9.3 Circuit diagrams.....	93
6.9.4 Circuit description and requirements	93
6.9.5 Precautions to be observed.....	93
6.9.6 Measurement procedure	95
6.9.7 Specified conditions	95

Articles	Pages
6.10 Transconductance directe, sortie en court-circuit, en petits signaux (types A, B et C)	94
6.10.1 But.....	94
6.10.2 Généralités	94
6.10.3 Méthode de zéro	94
6.10.4 Méthode des deux voltmètres.....	98
6.11 Capacité de réaction, entrée en court-circuit, en petits signaux (types A, B et C) (C_{rs}).....	100
6.11.1 But.....	100
6.11.2 Schéma	100
6.11.3 Description et exigences du circuit.....	102
6.11.4 Précautions à prendre.....	102
6.11.5 Exécution.....	104
6.11.6 Conditions spécifiées	104
6.12 Bruit (types A, B et C) (F , V_n).....	104
6.12.1 But.....	104
6.12.2 Tension de bruit équivalente à l'entrée.....	104
6.12.3 Facteur de bruit.....	108
6.12.4 Relation entre la tension équivalente de bruit à l'entrée et le facteur de bruit	108
6.13 Paramètres y (types A, B et C).....	110
6.14 Temps de commutation (types A, B et C) (t_{on} , t_{off})	110
6.14.1 But.....	110
6.14.2 Généralités	110
6.14.3 Schéma	110
6.14.4 Description et exigences du circuit.....	110
6.14.5 Précautions à prendre.....	112
6.14.6 Exécution.....	112
6.14.7 Conditions spécifiées	112
6.15 Résistance statique drain-source à l'état passant (r_{DSon}) ou tension drain-source à l'état passant (V_{DSon}) et résistance à l'état bloqué (r_{DSoff})	114
6.15.1 But.....	114
6.15.2 Généralités	114
6.15.3 Schéma	114
6.15.4 Description et exigences du circuit.....	114
6.15.5 Précautions à prendre.....	114
6.15.6 Exécution.....	116
6.15.7 Conditions spécifiées	116
6.16 Résistance drain-source à l'état passant (en petits signaux) ($r_{ds(on)}$).....	116
6.16.1 But.....	116
6.16.2 Schéma	116
6.16.3 Description et exigences du circuit.....	116
6.16.4 Précautions à prendre.....	118
6.16.5 Exécution.....	118
6.16.6 Conditions spécifiées	118
6.17 Paramètre s	118

Clause	Page
6.10 Small-signal short-circuit forward transconductance (types A, B and C)	95
6.10.1 Purpose	95
6.10.2 General.....	95
6.10.3 Null method.....	95
6.10.4 Two-voltmeter method.....	99
6.11 Small-signal short-circuit feedback capacitance (types A, B and C) (C_{rs})	101
6.11.1 Purpose	101
6.11.2 Circuit diagram	101
6.11.3 Circuit description and requirements	103
6.11.4 Precautions to be observed.....	103
6.11.5 Measurement procedure	105
6.11.6 Specified conditions	105
6.12 Noise (types A, B and C) (F , V_n)	105
6.12.1 Purpose	105
6.12.2 Equivalent input noise voltage.....	105
6.12.3 Noise factor	109
6.12.4 Relation between equivalent input noise voltage and noise factor	109
6.13 y -parameters (types A, B and C)	111
6.14 Switching times (types A, B and C) (t_{on} , t_{off})	111
6.14.1 Purpose	111
6.14.2 General.....	111
6.14.3 Circuit diagram	111
6.14.4 Circuit description and requirements	111
6.14.5 Precautions to be observed.....	113
6.14.6 Measurement procedure	113
6.14.7 Specified conditions	113
6.15 Static drain-source on-state resistance (r_{DSon}) or drain-source on-state voltage (V_{DSon}) and off-state resistance (r_{DSoff})	115
6.15.1 Purpose	115
6.15.2 General.....	115
6.15.3 Circuit diagram	115
6.15.4 Circuit description and requirements	115
6.15.5 Precautions to be observed.....	115
6.15.6 Measurement procedure	117
6.15.7 Specified conditions	117
6.16 On-state drain-source resistance (under small-signal conditions) ($r_{ds(on)}$)	117
6.16.1 Purpose	117
6.16.2 Circuit diagram	117
6.16.3 Circuit description and requirements	117
6.16.4 Precautions to be observed.....	119
6.16.5 Measurement procedure	119
6.16.6 Specified conditions	119
6.17 Scattering parameters s	119

Articles	Pages
6.18 Impédance thermique transitoire (Z_{thJC}) et résistance thermique (R_{thJC}) canal-boîtier d'un transistor de puissance à effet de champ	118
6.18.1 But.....	118
6.18.2 Méthode par refroidissement.....	118
6.18.3 Méthode par le chauffage.....	122
6.19 Vérification des aires de sécurité en polarité directe et inverse (FBSOA, RBSOA)	126
6.19.1 Vérification de l'aire de sécurité en polarité directe (FBSOA)	126
6.19.2 Vérification de l'aire de sécurité en polarité inverse (RBSOA)	128
7 Réception et fiabilité	132
7.1 Essais d'endurance électrique	132
7.1.1 Exigences générales.....	132
7.1.2 Exigences spécifiques.....	132

Figures 1 à 3 – Paramètres y en petits signaux en montage source commune et paramètres du circuit en π équivalent	40
Figure 4 – Temps de commutation.....	42
Figure 5 – Temps de commutation.....	62
Figure 6 – Circuit fondamental pour la mesure du courant résiduel de grille	76
Figure 7 – Circuit fondamental pour la mesure du courant de fuite de grille.....	76
Figure 8 – Circuit fondamental pour la mesure du courant de drain	78
Figure 9 – Circuit fondamental pour la mesure de la capacité d'entrée, sortie en court-circuit, en petits signaux	84
Figure 10 – Autre circuit de mesure de la capacité d'entrée, sortie en court-circuit, en petits signaux	84
Figure 11 – Circuit fondamental pour la mesure de la conductance de sortie g_{oss} (méthode de zéro).....	86
Figure 12 – Circuit fondamental pour la mesure de la conductance de sortie g_{oss} (méthode des deux voltmètres)	88
Figure 13 – Circuit fondamental pour la mesure de la capacité de sortie, entrée en court-circuit	92
Figure 14 – Autre circuit pour la mesure de la capacité de sortie, entrée en court-circuit.....	92
Figure 15 – Circuit pour la mesure de la transconductance directe, sortie en court-circuit, g_{fs}	94
Figure 16 – Circuit pour la mesure de la transconductance directe g_{fs} (méthode des deux voltmètres).....	98
Figure 17 – Circuit pour la mesure de la capacité de réaction C_{rs}	100
Figure 18 – Circuit pour la mesure de la capacité de réaction C_{rs} (lorsque le pont ne peut pas être traversé par le courant continu).....	102
Figure 19 – Circuit équivalent.....	102
Figure 20 – Schéma synoptique pour la mesure de la tension de bruit équivalente à l'entrée.....	104
Figure 21 – Circuit pour la mesure de la tension de bruit équivalente à l'entrée.....	106
Figure 22 – Circuit de mesure des temps de commutation.....	110

Clause	Page
6.18 Channel-case transient thermal impedance (Z_{thJC}) and thermal resistance (R_{thJC}) of a power field-effect transistor.....	119
6.18.1 Purpose	119
6.18.2 Cooling method.....	119
6.18.3 Heating method.....	123
6.19 Verification of the forward-bias and reverse-bias safe operating area (FBSOA, RBSOA)	127
6.19.1 Verification of the forward-bias safe operating area (FBSOA).....	127
6.19.2 Verification of the reverse-bias safe operation area (RBSOA)	129
7 Acceptance and reliability	133
7.1 Electrical endurance tests.....	133
7.1.1 General requirements	133
7.1.2 Specific requirements.....	133
Figures 1 to 3 – Small-signal y parameters in common-source configuration and π equivalent circuit parameters	41
Figure 4 – Switching times	43
Figure 5 – Switching times	63
Figure 6 – Basic circuit for the measurement of gate cut-off current	77
Figure 7 – Basic circuit for the measurement of gate leakage current	77
Figure 8 – Basic circuit for the measurement of drain current	79
Figure 9 – Basic circuit for the measurement of small-signal short-circuit input capacitance.	85
Figure 10 – Alternative circuit for measurement of small-signal short-circuit input capacitance	85
Figure 11 – Basic circuit for the measurement of the output conductance g_{oss} (null method)	87
Figure 12 – Basic circuit for the measurement of the output conductance g_{oss} (two-voltmeter method).....	89
Figure 13 – Basic circuit for measurement of short-circuit output capacitance	93
Figure 14 – Alternative circuit for measurement of short-circuit output capacitance	93
Figure 15 – Circuit for the measurement of short-circuit forward transconductance g_{fs}	95
Figure 16 – Circuit for the measurement of forward transconductance g_{fs} (two-voltmeter method).....	99
Figure 17 – Circuit for measurement of feedback capacitance C_{rs}	101
Figure 18 – Circuit for measurement of feedback capacitance C_{rs} (when the bridge cannot pass d.c.).....	103
Figure 19 – Equivalent circuit	103
Figure 20 – Block diagram for the measurement of equivalent input noise voltage.....	105
Figure 21 – Circuit for the measurement of equivalent input noise voltage.....	107
Figure 22 – Circuit for measurement of switching times	111

	Pages
Figure 23 – Formes d'onde dans la mesure des temps de commutation	112
Figure 24.....	114
Figure 25 – Circuit de mesure des résistances à l'état passant et à l'état bloqué	114
Figure 26.....	116
Figure 27 – Schéma synoptique	120
Figure 28 – Schéma	126
Figure 29 – Schéma	128
Figure 30 – Formes d'ondes de l'essai	130
Tableau 1 – Caractéristiques définissant la défaillance pour réception après les essais d'endurance.....	134
Tableau 2 – Conditions pour les essais d'endurance	134

	Page
Figure 23 – Waveforms in the measurement of switching times	113
Figure 24.....	115
Figure 25 – Circuit of measurement for on-state and off-state resistance.....	115
Figure 26.....	117
Figure 27 – Circuit diagram	121
Figure 28 – Circuit diagram	127
Figure 29 – Circuit diagram	129
Figure 30 – Test waveforms	131
Table 1 – Failure-defining characteristics for acceptance after endurance tests.....	135
Table 2 – Conditions for the endurance tests.....	135

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

Partie 8: Transistors à effet de champ

AVANT-PROPOS

- 1) La CEI (Commission Électrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, spécifications techniques, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 60747-8 a été établie par le sous-comité 47E: Dispositifs discrets à semiconducteurs, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Cette deuxième édition CEI 60747-8 annule et remplace la première édition parue en 1984, l'amendement 1 (1991) et l'amendement 2 (1993). Cette deuxième édition constitue une révision technique.

Le texte de cette norme est issu de la première édition de la CEI 60747-8 publiée en 1984, de l'amendement 1, l'amendement 2 et des documents suivants:

FDIS	Rapport de vote
47E/149/FDIS	47E/156/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette partie 8 doit être utilisée conjointement avec la CEI 60747-1.

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

Part 8: Field-effect transistors

FOREWORD

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical specifications, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 60747-8 has been prepared by subcommittee 47E: Discrete semiconductor devices, of IEC technical committee 47: Semiconductor devices and integrated circuits.

This second edition of IEC 60747-8 cancels and replaces the first edition published in 1984, amendment 1 (1991) and amendment 2 (1993). This second edition constitutes a technical revision.

The text of this standard is based on the first edition of IEC 60747-8, amendment 1, amendment 2 and on the following documents:

FDIS	Report on voting
47E/149/FDIS	47E/156/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This part 8 should be used in conjunction with IEC 60747-1.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 3.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant 2003. A cette date, la publication sera

- reconduite;
- supprimée;
- remplacée par une édition révisée, ou
- amendée.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 3.

The committee has decided that the contents of this publication will remain unchanged until 2003. At this date, the publication will be

- reconfirmed;
- withdrawn;
- replaced by a revised edition, or
- amended.

INTRODUCTION

Cette partie de la CEI 60747 doit être lue conjointement avec la CEI 60747-1. Elle fournit des informations de base sur

- la terminologie,
- les symboles littéraux,
- les valeurs limites et caractéristiques essentielles,
- les méthodes de mesure,
- la réception et fiabilité.

INTRODUCTION

This part of IEC 60747 should be read in conjunction with IEC 60747-1. It provides basic information on

- terminology,
- letter symbols,
- essential ratings and characteristics,
- measuring methods,
- acceptance and reliability.

DISPOSITIFS À SEMICONDUCTEURS –

Partie 8: Transistors à effet de champ

1 Domaine d'application

La présente partie de la CEI 60747 donne les normes pour les catégories suivantes de transistors à effets de champ:

- type A: type à jonction de grille;
- type B: type à grille isolée à déplétion;
- type C: type à grille isolée à enrichissement.

2 Références normatives

Les documents normatifs suivants contiennent des dispositions qui, par suite de la référence qui y est faite, constituent des dispositions valables pour la présente partie de la CEI 60747. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente partie de la CEI 60747 sont invitées à rechercher la possibilité d'appliquer les éditions les plus récentes des documents normatifs indiqués ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 60747-1:1983, *Dispositifs à semiconducteurs – Dispositifs discrets et circuits intégrés – Première partie: Généralités*

CEI 60747-7:2000, *Dispositifs à semiconducteurs – Partie 7: Transistors bipolaires*

SEMICONDUCTOR DEVICES –

Part 8: Field-effect transistors

1 Scope

This part of IEC 60747 gives standards for the following categories of field-effect transistors:

- type A: junction-gate type;
- type B: insulated-gate depletion type;
- type C: insulated-gate enhancement type.

2 Normative references

The following normative documents contain provisions which, through reference in this text, constitute provisions of this part of IEC 60747. For dated references, subsequent amendments to, or revisions of, any of these publications do not apply. However, parties to agreements based on this part of IEC 60747 are encouraged to investigate the possibility of applying the most recent editions of the normative documents indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

IEC 60747-1:1983, *Semiconductor devices – Discrete devices and integrated circuits – Part 1: General*

IEC 60747-7:2000, *Semiconductor devices – Part 7: Bipolar transistors*