

	Inhalt	Seite
Vorwort		2
0 Einleitung.....		18
0.1 Allgemeines.....		18
0.2 Erklärung zu Patenten.....		19
1 Anwendungsbereich.....		20
2 Normative Verweisungen		20
3 Begriffe, Symbole, Abkürzungen und Konventionen		21
3.1 Begriffe		21
3.2 Symbole und Abkürzungen.....		26
3.3 Konventionen		28
4 Überblick über SDCI (IO-Link TM)		30
4.1 Zielsetzung der Technologie		30
4.2 Positionierung innerhalb der Automatisierungshierarchie		31
4.3 Verdrahtung, Stecker und Stromversorgung		31
4.4 Kommunikationsfunktionen von SDCI		32
4.5 Rolle eines Masters.....		34
4.6 SDCI-Konfiguration		35
4.7 Abbildung auf Feldbusse.....		35
4.8 Gliederung der vorliegenden Norm		35
5 Bitübertragungsschicht (PL).....		36
5.1 Allgemeines		36
5.2 Dienste der Bitübertragungsschicht		37
5.3 Sender/Empfänger		40
5.4 Stromversorgung.....		49
5.5 Medium.....		50
6 Standard-Eingang und -Ausgang (SIO)		52
7 Sicherungsschicht (DL)		52
7.1 Allgemeines		52
7.2 Dienste der Sicherungsschicht.....		54
7.3 Protokoll der Sicherungsschicht.....		72
8 Anwendungsschicht (AL)		109
8.1 Allgemeines		109
8.2 Dienste der Anwendungsschicht.....		110
8.3 Protokoll der Anwendungsschicht.....		119
9 Systemmanagement (SM)		131
9.1 Allgemeines		131
9.2 Systemmanagement des Masters.....		131

	Seite
9.3 Systemmanagement des Devices	146
10 Device	162
10.1 Überblick	162
10.2 Prozessdatenaustausch (PDE)	163
10.3 Parametermanager (PM)	163
10.4 Datenspeicherung (DS)	170
10.5 Event-Verteiler (ED)	173
10.6 Devicefunktionalitäten	174
10.7 Regeln und Randbedingungen für den Device-Entwurf	176
10.8 I/O-Gerätebeschreibung (IODD)	178
10.9 Device-Diagnose	178
10.10 Device-Anschluss	181
11 Master	181
11.1 Überblick	181
11.2 Konfigurationsmanager (CM)	184
11.3 Datenspeicherung (DS)	190
11.4 Bedarfsdatenaustausch (ODE)	198
11.5 Diagnose-Einheit (DU)	199
11.6 Prozessdatenaustausch (PDE)	200
11.6.1 Allgemeines	200
11.6.2 Zuordnung von Prozessdaten	200
11.7 Port- und Devicekonfigurationstool (PDCT)	202
11.8 Gateway-Applikation	203
Anhang A (normativ) Codierungen, Zeitbeschränkungen und Fehler	207
A.1 Allgemeine Struktur und Codierung von M-Sequenzen	207
A.1.1 Überblick	207
A.1.2 M-Sequenzsteuerung (MC)	207
A.1.3 Prüfsumme/M-Sequenztyp (CKT)	208
A.1.4 Benutzerdaten (PD oder OD)	208
A.1.5 Prüfsumme/Status (CKS)	209
A.1.6 Berechnung der Prüfsumme	210
A.2 M-Sequenztypen	211
A.2.1 Überblick	211
A.2.2 M-Sequenz „TYPE_0“	211
A.2.3 M-Sequenz „TYPE_1_x“	212
A.2.4 M-Sequenz „TYPE_2_x“	213
A.2.5 M-Sequenztyp 3	216
A.2.6 Verwendung der M-Sequenztypen für die Modi „STARTUP“, „PREOPERATE“ und „OPERATE“	216

	Seite
A.3 Zeit-Randbedingungen.....	218
A.3.1 Allgemeines.....	218
A.3.2 Bit-Zeit.....	218
A.3.3 Verzögerung der Übertragung von UART-Rahmen am Master (Ports).....	219
A.3.4 Verzögerung der Übertragung von UART-Rahmen an Devices.....	219
A.3.5 Antwortzeit von Devices.....	219
A.3.6 M-Sequenzzeit	219
A.3.7 Zykluszeit	220
A.3.8 Leerlaufzeit.....	220
A.3.9 Erholungszeit.....	220
A.4 Fehler und Abhilfemaßnahmen.....	220
A.4.1 UART-Fehler	220
A.4.2 Wake-Up-Fehler.....	221
A.4.3 Übertragungsfehler	221
A.4.4 Protokollfehler	221
A.5 Allgemeine Struktur und Codierung von ISDUs.....	221
A.5.1 Überblick	221
A.5.2 I-Service	221
A.5.3 Erweiterte Länge (ExtLength)	223
A.5.4 Index und Subindex	223
A.5.5 Daten.....	224
A.5.6 Überprüfung der ISDU (CHKPDU).....	224
A.5.7 ISDU-Beispiele	224
A.6 Allgemeine Struktur und Codierung von Events	226
A.6.1 Allgemeines.....	226
A.6.2 StatusCode Typ 1 (keine Details)	226
A.6.3 StatusCode Typ 2 (mit Details)	227
A.6.4 Event-Qualifikator.....	228
A.6.5 EventCode.....	230
Anhang B (normativ) Parameter und Befehle	231
B.1 Page 1 und 2 der Direktparameter.....	231
B.1.1 Überblick	231
B.1.2 Masterbefehl.....	233
B.1.3 MasterCycleTime und MinCycleTime	233
B.1.4 M-sequence Capability.....	234
B.1.5 RevisionID (RID)	235
B.1.6 ProcessDataIn.....	235
B.1.7 ProcessDataOut.....	236
B.1.8 VendorID (VID).....	236

	Seite
B.1.9 DeviceID (DID)	236
B.1.10 FunctionID (FID)	237
B.1.11 SystemCommand	237
B.1.12 Device-spezifische Page 2 der Direktparameter	237
B.2 Vordefinierte Deviceparameter	237
B.2.1 Überblick	237
B.2.2 SystemCommand	241
B.2.3 Data Storage Index	242
B.2.4 Device Access Locks	243
B.2.5 Profile Characteristic	244
B.2.6 PD Input Descriptor	244
B.2.7 PD Output Descriptor	245
B.2.8 Vendor Name	245
B.2.9 Vendor Text	245
B.2.10 Product Name	245
B.2.11 Product ID	245
B.2.12 Product Text	245
B.2.13 SerialNumber	245
B.2.14 Hardware Revision	245
B.2.15 Firmware Revision	246
B.2.16 Application Specific Tag	246
B.2.17 Error Count	246
B.2.18 Device Status	246
B.2.19 Detailed Device Status	247
B.2.20 ProcessDataInput	248
B.2.21 ProcessDataOutput	248
B.2.22 Offset Time	248
B.2.23 Profilparameter (reserviert)	249
B.2.24 Bevorzugter Index	249
B.2.25 Erweiterter Index	249
B.2.26 Profilspezifischer Index (reserviert)	249
Anhang C (normativ) ErrorTypes (ISDU-Fehler)	250
C.1 Allgemeines	250
C.2 Anwendungsbezogene „ErrorTypes“	250
C.2.1 Überblick	250
C.2.2 Fehler der Device-Applikation – keine Details	251
C.2.3 Index nicht verfügbar	251
C.2.4 Subindex nicht verfügbar	251
C.2.5 Dienst vorübergehend nicht verfügbar	251

	Seite
C.2.6 Dienst vorübergehend nicht verfügbar – lokale Steuerung.....	251
C.2.7 Dienst vorübergehend nicht verfügbar – Device-Steuerung.....	251
C.2.8 Zugriff verweigert.....	252
C.2.9 Parameterwert außerhalb des Bereiches	252
C.2.10 Parameterwert über Grenzwert.....	252
C.2.11 Parameterwert unter Grenzwert.....	252
C.2.12 Parameterlänge überschritten.....	252
C.2.13 Parameterlänge unterschritten.....	252
C.2.14 Funktion nicht verfügbar.....	252
C.2.15 Funktion vorübergehend nicht verfügbar	252
C.2.16 Ungültiger Parametersatz	252
C.2.17 Inkonsistenter Parametersatz	252
C.2.18 Anwendung nicht bereit.....	253
C.2.19 Anbieterspezifisch	253
C.3 Abgeleitete Fehlertypen	253
C.3.1 Überblick	253
C.3.2 Master – Kommunikationsfehler.....	253
C.3.3 Master – ISDU-Zeitüberschreitung.....	253
C.3.4 Device-Event – ISDU-Fehler.....	254
C.3.5 Device-Event – unzulässiges ISDU-Dienstelement.....	254
C.3.6 Master – ISDU-Prüfsummenfehler.....	254
C.3.7 Master – unzulässiges ISDU-Dienstelement	254
C.3.8 Device-Event – ISDU-Pufferüberlauf	254
Anhang D (normativ) EventCodes (Diagnose-Informationen).....	255
D.1 Allgemeines	255
D.2 EventCodes für Device	255
Anhang E (normativ) Datentypen	258
E.1 Allgemeines	258
E.2 Grunddatentypen	258
E.2.1 Allgemeines	258
E.2.2 BooleanT	258
E.2.3 UIntegerT	258
E.2.4 IntegerT	259
E.2.5 Float32T	261
E.2.6 StringT	262
E.2.7 OctetStringT	262
E.2.8 TimeT	263
E.2.9 TimeSpanT	264
E.3 Zusammengesetzte Datentypen	265

	Seite
E.3.1 Allgemeines	265
E.3.2 ArrayT	265
E.3.3 RecordT	265
Anhang F (normativ) Struktur des DS-Datenobjekts	269
Anhang G (normativ) Konformität von Master und Device	270
G.1 Anforderungen an die elektromagnetische Verträglichkeit (EMV)	270
G.1.1 Allgemeines	270
G.1.2 Betriebsbedingungen	270
G.1.3 Bewertungskriterien	270
G.1.4 Geforderte Störfestigkeitsprüfungen	271
G.1.5 Geforderte Messungen der Störaussendung	272
G.1.6 Prüfanordnungen für Master	272
G.1.7 Prüfanordnungen für Devices	274
G.2 Prüfstrategien für Konformität	275
G.2.1 Prüfung eines Devices	275
G.2.2 Prüfung eines Masters	275
Anhang H (informativ) Restfehlerwahrscheinlichkeiten	277
H.1 Restfehlerwahrscheinlichkeit des Mechanismus für SDCI-Datenintegrität	277
H.2 Ableitung von EMV-Prüfbedingungen	277
Anhang I (informativ) Beispielsequenz einer ISDU-Übertragung	279
Anhang J (informativ) Empfohlene Methoden für die Erkennung von Parameteränderungen	281
J.1 CRC-Signatur	281
J.2 Revisionszähler	281
Literaturhinweise	282
Anhang ZA (normativ) Normative Verweisungen auf internationale Publikationen mit ihren entsprechenden europäischen Publikationen	283
<u>Bilder</u>	
Bild 1 – Beispiel eines quittierten Dienstes	29
Bild 2 – Speicher und Übertragungsreihenfolge für Daten vom Typ WORD	30
Bild 3 – SDCI-Kompatibilität mit IEC 61131-2	30
Bild 4 – Einsatzgebiet der SDCI-Technologie innerhalb der Automatisierungshierarchie	31
Bild 5 – Standardisiertes Device-Modell für SDCI (Sicht des Masters)	32
Bild 6 – Zusammenhang zwischen der Art von Daten und den Übertragungsarten	33
Bild 7 – Objekttransfer in der Anwendungsschicht (AL)	34
Bild 8 – Logische Struktur von Master und Device	35
Bild 9 – Dreileiter-Anschlussystem	36
Bild 10 – Topologie von SDCI	37
Bild 11 – Bitübertragungsschicht (Master)	37
Bild 12 – Bitübertragungsschicht (Device)	38

	Seite
Bild 13 – Referenz-Schaltbild für den Leitungstreiber	40
Bild 14 – Referenz-Schaltbild für den Empfänger	41
Bild 15 – Referenz-Schaltbild für das SDCI-Dreileiter-Anschlussystem	41
Bild 16 – Festlegungen der Spannungspegel	42
Bild 17 – Schaltschwellen	43
Bild 18 – Format eines SDCI-UART-Rahmens	45
Bild 19 – Augendiagramm für High- und Low-Erkennung	46
Bild 20 – Augendiagramm für die ordnungsgemäße Erkennung eines UART-Rahmens	46
Bild 21 – Wake-Up-Anforderung	48
Bild 22 – Einschaltdauer für „Power1“	49
Bild 23 – Anordnung der Pins in der Frontansicht	50
Bild 24 – Definition von Ports der Klassen A und B	51
Bild 25 – Referenz-Schaltbild für effektive Leitungskapazität und Schleifenwiderstand	51
Bild 26 – Struktur und Dienste der Sicherungsschicht (Master)	53
Bild 27 – Struktur und Dienste der Sicherungsschicht (Device)	53
Bild 28 – Zustandsautomaten der Sicherungsschicht	72
Bild 29 – Beispiel eines Versuches des Kommunikationsaufbaus	73
Bild 30 – Fehlgeschlagener Versuch des Kommunikationsaufbaus	73
Bild 31 – Wiederholungsstrategie zum Kommunikationsaufbau	74
Bild 32 – Fallback-Prozedur	75
Bild 33 – Zustandsautomat des DL-Modus-Handlers des Masters	76
Bild 34 – Subautomat 1 zum Kommunikationsaufbau	77
Bild 35 – Zustandsautomat des DL-Modus-Handlers des Devices	80
Bild 36 – SDCI-Nachrichtensequenzen	82
Bild 37 – Überblick über M-Sequenztypen	83
Bild 38 – Zustandsautomat des Nachrichtenhandlers des Masters	84
Bild 39 – Subautomat „Response 3“ des Nachrichtenhandlers	85
Bild 40 – Subautomat „Response 8“ des Nachrichtenhandlers	85
Bild 41 – Subautomat „Response 15“ des Nachrichtenhandlers	85
Bild 42 – Zustandsautomat des Nachrichtenhandlers des Devices	89
Bild 43 – Interleave-Modus für die segmentierte Übertragung von Prozessdaten	91
Bild 44 – Zustandsautomat des Prozessdatenhandlers des Masters	92
Bild 45 – Zustandsautomat des Prozessdatenhandlers des Devices	93
Bild 46 – Zustandsautomat des Bedarfsdatenhandlers des Masters	95
Bild 47 – Zustandsautomat des Bedarfsdatenhandlers des Devices	96
Bild 48 – Struktur der ISDU	97
Bild 49 – Zustandsautomat des ISDU-Handlers des Masters	99
Bild 50 – Zustandsautomat des ISDU-Handlers des Devices	101
Bild 51 – Zustandsautomat des Befehlshandlers des Masters	103

	Seite
Bild 52 – Zustandsautomat des Befehlshandlers des Devices	104
Bild 53 – Zustandsautomat des Event-Handlers des Masters	106
Bild 54 – Zustandsautomat des Event-Handlers des Devices	108
Bild 55 – Struktur und Dienste der Anwendungsschicht (Master)	109
Bild 56 – Struktur und Dienste der Anwendungsschicht (Device)	109
Bild 57 – Zustandsautomat der Master-AL bezogen auf Bedarfsdaten.....	120
Bild 58 – Zustandsautomat der Device-AL bezogen auf Bedarfsdaten.....	122
Bild 59 – Sequenzdiagramm für die Übertragung von Bedarfsdaten.....	124
Bild 60 – Sequenzdiagramm für Bedarfsdaten im Fall von Fehlern.....	125
Bild 61 – Sequenzdiagramm für Bedarfsdaten im Fall einer Zeitüberschreitung	125
Bild 62 – Zustandsautomat der Master-AL bezogen auf Events	126
Bild 63 – Zustandsautomat der Device-AL bezogen auf Events	127
Bild 64 – Übertragung eines einzelnen Events.....	129
Bild 65 – Sequenzdiagramm für Ausgangsprozessdaten.....	130
Bild 66 – Sequenzdiagramm für Eingangsprozessdaten.....	131
Bild 67 – Struktur und Dienste des Systemmanagements des Masters	132
Bild 68 – Sequenzdiagramm für den Anwendungsfall „Einrichtung von Port x“	133
Bild 69 – Hauptzustandsautomat des Systemmanagements des Masters	139
Bild 70 – Subautomat „checkCompatibility_1“ des Master-SM	141
Bild 71 – Aktivität für Zustand „CheckVxy“	143
Bild 72 – Aktivität für Zustand „CheckCompV10“	143
Bild 73 – Aktivität für Zustand „CheckComp“.....	144
Bild 74 – Aktivität (Schreiben von Parametern) im Zustand „RestartDevice“.....	144
Bild 75 – Subautomat „checkSerNum_3“ des Master-SM.....	145
Bild 76 – Aktivität (Überprüfen der Seriennummer) für Zustand „CheckSerNum_3“	146
Bild 77 – Struktur und Dienste des Systemmanagements (Device).....	147
Bild 78 – Sequenzdiagramm für den Anwendungsfall „INACTIVE – SIO – SDCI – SIO“	148
Bild 79 – Zustandsautomat des Systemmanagements des Devices	156
Bild 80 – Sequenzdiagramm für einen normalen Device-Anlauf.....	159
Bild 81 – Sequenzdiagramm für einen Deviceanlauf im Kompatibilitätsmodus	160
Bild 82 – Sequenzdiagramm für einen Deviceanlauf bei Fehlschlagen der Kompatibilität	161
Bild 83 – Struktur und Dienste eines Devices	162
Bild 84 – Zustandsautomat des Parametermanagers (PM)	164
Bild 85 – Positives und negatives Ergebnis der Parameterprüfung	167
Bild 86 – Positiver Download von Blockparametern mit Datenspeicheranforderung	168
Bild 87 – Negativer Download von Blockparametern	169
Bild 88 – Zustandsautomat der Datenspeicherung (DS).....	171
Bild 89 – Nachrichtensequenz der Datenspeicheranforderung.....	172
Bild 90 – Zeitliche Steuerung des Zyklus	176

	Seite
Bild 91 – Event-Fluss bei aufeinanderfolgenden Fehlern	180
Bild 92 – Zeitliche Steuerung der LED-Anzeige am Device.....	181
Bild 93 – Generische Beziehung von SDCI- und Feldbus-Technologie	182
Bild 94 – Struktur und Dienste eines Masters	183
Bild 95 – Beziehungen zwischen den allgemeinen Master-Anwendungen.....	183
Bild 96 – Sequenzdiagramm für Aktionen des Konfigurationsmanagers.....	185
Bild 97 – Ports im Modus „MessageSync“	186
Bild 98 – Zustandsautomat des Konfigurationsmanagers.....	188
Bild 99 – Hauptzustandsautomat des Datenspeichermechanismus	191
Bild 100 – Subautomat „UpDownload_2“ des Datenspeichermechanismus	192
Bild 101 – Subautomat „Upload_7“ der Datenspeicherung.....	193
Bild 102 – Sequenzdiagramm für Datenspeicher-Upload	193
Bild 103 – Subautomat „Download_10“ der Datenspeicherung	194
Bild 104 – Sequenzdiagramm für Datenspeicher-Download	194
Bild 105 – Zustandsautomat des Bedarfsdatenaustausches	198
Bild 106 – Systemüberblick bei der Weiterleitung von SDCI-Diagnose-Informationen über Events	200
Bild 107 – Zuordnung von Prozessdaten von Ports zum Datenstrom des Gateways	201
Bild 108 – Weiterleitung des PD-Qualifikatorstatus zwischen Master und Device	201
Bild 109 – Beispiel 1 für den Aufbau einer PDCT-Anzeige	202
Bild 110 – Beispiel 2 für den Aufbau einer PDCT-Anzeige	203
Bild 111 – Alternative Devicekonfiguration.....	204
Bild 112 – Virtueller Portmodus „DIwithSDCI“.....	205
Bild A.1 – M-Sequenzsteuerung.....	207
Bild A.2 – Prüfsumme/M-Sequenztyp-Oktett.....	208
Bild A.3 – Prüfsumme/Status-Oktett.....	209
Bild A.4 – Prinzip der Berechnung und Komprimierung der Prüfsumme	210
Bild A.5 – M-Sequenz „TYPE_0“.....	211
Bild A.6 – M-Sequenz „TYPE_1_1“	212
Bild A.7 – M-Sequenz „TYPE_1_2“	212
Bild A.8 – M-Sequenz „TYPE_1_V“	213
Bild A.9 – M-Sequenz „TYPE_2_1“	213
Bild A.10 – M-Sequenz „TYPE_2_2“	214
Bild A.11 – M-Sequenz „TYPE_2_3“	214
Bild A.12 – M-Sequenz „TYPE_2_4“	214
Bild A.13 – M-Sequenz „TYPE_2_5“	215
Bild A.14 – M-Sequenz „TYPE_2_6“	215
Bild A.15 – M-Sequenz „TYPE_2_V“	216
Bild A.16 – Zeitliche Steuerung einer M-Sequenz	219
Bild A.17 – I-Service-Oktett	222

	Seite
Bild A.18 – Überprüfung der ISDU-Integrität über CHKPDU.....	224
Bild A.19 – Beispiele für Anforderungsformate für ISDUs.....	225
Bild A.20 – Beispiele für Antwort-ISDUs.....	225
Bild A.21 – Beispiele für Lese- und Schreibanforderungs-ISDUs	226
Bild A.22 – Struktur von StatusCode Typ 1	227
Bild A.23 – Struktur von StatusCode Typ 2	227
Bild A.24 – Anzeige aktiver Events.....	228
Bild A.25 – Struktur des Event-Qualifikators	228
Bild B.1 – Klassifikation und Zuordnung der Direktparameter.....	231
Bild B.2 – MinCycleTime.....	233
Bild B.3 – M-sequence Capability.....	234
Bild B.4 – RevisionID	235
Bild B.5 – ProcessDataIn	235
Bild B.6 – Indexbereich für ISDU-Datenobjekte	238
Bild B.7 – Struktur von „Offset Time“	248
Bild E.1 – Codierungsbeispiele für „UIntegerT“	259
Bild E.2 – Codierungsbeispiele für „IntegerT“	261
Bild E.3 – Einzelzugriff von „StringT“	262
Bild E.4 – Codierungsbeispiel für „OctetStringT“	263
Bild E.5 – Definition von TimeT	263
Bild E.6 – Beispiel für eine Datenstruktur „ArrayT“	265
Bild E.7 – Beispiel 2 für eine „RecordT“-Struktur.....	267
Bild E.8 – Beispiel 3 für eine „RecordT“-Struktur.....	268
Bild E.9 – Schreibanforderungen für Beispiel 3.....	268
Bild G.1 – Prüfaufbau für elektrostatische Entladungen (Master)	272
Bild G.2 – Prüfaufbau für hochfrequente elektrostatische Felder (Master)	273
Bild G.3 – Prüfaufbau für schnelle Transienten (Master)	273
Bild G.4 – Prüfaufbau für asymmetrische Hochfrequenzen (Master).....	273
Bild G.5 – Prüfaufbau für elektrostatische Entladungen (Device)	274
Bild G.6 – Prüfaufbau für hochfrequente elektrostatische Felder (Device)	274
Bild G.7 – Prüfaufbau für schnelle Transienten (Device)	275
Bild G.8 – Prüfaufbau für leitungsgeführte Hochfrequenzen (Device)	275
Bild H.1 – Restfehlerwahrscheinlichkeit des Mechanismus für SDCI-Datenintegrität.....	277
Bild I.1 – Beispiel für ISDU-Übertragungen	279
Bild I.1 – Beispiel für ISDU-Übertragungen	280
Tabellen	
Tabelle 1 – Dienstzuordnungen von Master und Device.....	38
Tabelle 2 – PL_SetMode	38
Tabelle 3 – PL_WakeUp.....	39

	Seite
Tabelle 4 – PL_Transfer	39
Tabelle 5 – Elektrische Merkmale eines Empfängers	42
Tabelle 6 – Elektrische Merkmale eines Master-Ports	43
Tabelle 7 – Elektrische Merkmale eines Devices	44
Tabelle 8 – Dynamische Merkmale der Übertragung	47
Tabelle 9 – Merkmale der Wake-Up-Anforderung	48
Tabelle 10 – Anlaufzeiten	49
Tabelle 11 – Pinbelegungen	50
Tabelle 12 – Kabeleigenschaften	51
Tabelle 13 – Kabelleiterzuordnungen	52
Tabelle 14 – Dienstzuordnungen innerhalb von Master und Device	54
Tabelle 15 – DL_ReadParam	55
Tabelle 16 – DL_WriteParam	56
Tabelle 17 – DL_Read	57
Tabelle 18 – DL_Write	58
Tabelle 19 – DL_ISDUTransport	59
Tabelle 20 – DL_ISDUAabort	60
Tabelle 21 – DL_PDOOutputUpdate	60
Tabelle 22 – DL_PDOOutputTransport	61
Tabelle 23 – DL_PDIinputUpdate	61
Tabelle 24 – DL_PDIinputTransport	62
Tabelle 25 – DL_PDCycle	63
Tabelle 26 – DL_SetMode	63
Tabelle 27 – DL_Mode	64
Tabelle 28 – DL_Event	65
Tabelle 29 – DL_EventConf	65
Tabelle 30 – DL_EventTrigger	66
Tabelle 31 – DL_Control	66
Tabelle 32 – DL-A-Dienste innerhalb von Master und Device	67
Tabelle 33 – OD	67
Tabelle 34 – PD	69
Tabelle 35 – EventFlag	70
Tabelle 36 – PDIInStatus	70
Tabelle 37 – MHInfo	71
Tabelle 38 – ODTrig	71
Tabelle 39 – PDTTrig	71
Tabelle 40 – Merkmale der Wake-Up-Prozeduren und -Wiederholungen	74
Tabelle 41 – Zeitliche Merkmale der Fallback-Prozedur	75
Tabelle 42 – Zustandsübergangstabellen des DL-Modus-Handlers des Masters	77

	Seite
Tabelle 43 – Zustandsübergangstabellen des DL-Modus-Handlers des Devices	80
Tabelle 44 – Zustandsübergangstabellen des Nachrichtenhandlers des Masters.....	86
Tabelle 45 – Zustandsübergangstabellen des Nachrichtenhandlers des Devices.....	90
Tabelle 46 – Zustandsübergangstabellen des Prozessdatenhandlers des Masters.....	92
Tabelle 47 – Zustandsübergangstabellen des Prozessdatenhandlers des Devices.....	93
Tabelle 48 – Zustandsübergangstabellen des Bedarfsdatenhandlers des Masters	95
Tabelle 49 – Zustandsübergangstabellen des Bedarfsdatenhandlers des Devices	97
Tabelle 50 – Definitionen von „FlowCTRL“	98
Tabelle 51 – Zustandsübergangstabellen des ISDU-Handlers des Masters	99
Tabelle 52 – Zustandsübergangstabellen des ISDU-Handlers des Devices	101
Tabelle 53 – Steuerungscodes	102
Tabelle 54 – Zustandsübergangstabellen des Befehlshandlers des Masters.....	103
Tabelle 55 – Zustandsübergangstabellen des Befehlshandlers des Devices.....	104
Tabelle 56 – Event-Speicher	105
Tabelle 57 – Zustandsübergangstabellen des Event-Handlers des Masters.....	107
Tabelle 58 – Zustandsübergangstabellen des Event-Handlers des Devices.....	108
Tabelle 59 – AL-Dienste innerhalb von Master und Device	110
Tabelle 60 – AL_Read	111
Tabelle 61 – AL_Write	112
Tabelle 62 – AL_Abort	113
Tabelle 63 – AL_GetInput.....	114
Tabelle 64 – AL_NewInput	115
Tabelle 65 – AL_SetInput	115
Tabelle 66 – AL_PDCycle.....	116
Tabelle 67 – AL_GetOutput.....	116
Tabelle 68 – AL_NewOutput.....	117
Tabelle 69 – AL_SetOutput	117
Tabelle 70 – AL_Event	118
Tabelle 71 – AL_Control	119
Tabelle 72 – Zustände und Übergänge des Zustandsautomaten der Master-AL bezogen auf Bedarfsdaten	121
Tabelle 73 – Zustände und Übergänge des Zustandsautomaten der Device-AL bezogen auf Bedarfsdaten	122
Tabelle 74 – Zustände und Übergänge des Zustandsautomaten der Master-AL bezogen auf Events	126
Tabelle 75 – Zustände und Übergänge des Zustandsautomaten der Device-AL bezogen auf Events	127
Tabelle 76 – SM-Dienste innerhalb des Masters.....	134
Tabelle 77 – SM_SetPortConfig	134
Tabelle 78 – Definition der Inspektionsstufen (IL)	135
Tabelle 79 – Definitionen der Target-Modi (TargetMode)	136

	Seite
Tabelle 80 – SM_GetPortConfig	136
Tabelle 81 – SM_PortMode.....	137
Tabelle 82 – SM_Operate	138
Tabelle 83 – Zustandsübergangstabellen des Systemmanagements des Masters.....	140
Tabelle 84 – Zustandsübergangstabellen des Subautomaten „checkCompatibility_1“ des Masters.....	142
Tabelle 85 – Zustandsübergangstabellen des Subautomaten „checkSerNum_3“ des Masters.....	145
Tabelle 86 – SM-Dienste innerhalb des Devices	149
Tabelle 87 – SM_SetDeviceCom	149
Tabelle 88 – SM_GetDeviceCom.....	150
Tabelle 89 – SM_SetDeviceIdent.....	152
Tabelle 90 – SM_GetDeviceIdent	153
Tabelle 91 – SM_SetDeviceMode.....	154
Tabelle 92 – SM_DeviceMode	154
Tabelle 93 – Zustandsübergangstabellen des Systemmanagements des Devices.....	157
Tabelle 94 – Zustandsübergangstabellen des Zustandsautomaten des PM	165
Tabelle 95 – Definitionen der Parameterprüfungen	167
Tabelle 96 – Zustandsübergangstabellen des Zustandsautomaten der Datenspeicherung.....	171
Tabelle 97 – Überblick über die Protokollkonstanten für Devices.....	178
Tabelle 98 – Klassifikation von Diagnosevorfällen eines Devices	179
Tabelle 99 – Zeitliche Steuerung von LED-Anzeigen	181
Tabelle 100 – Interne Variablen und Events zur Steuerung der allgemeinen Master-Anwendungen	184
Tabelle 101 – Zustandsübergangstabellen des Konfigurationsmanagers	189
Tabelle 102 – Zustände und Übergänge der Zustandsautomaten der Datenspeicherung.....	195
Tabelle 103 – Zustandsübergangstabellen des Zustandsautomaten des ODE.....	198
Tabelle 104 – Zustandsübergänge des Zustandsautomaten „DIwithSDCI“.....	205
Tabelle A.1 – Werte für den Kommunikationskanal	207
Tabelle A.2 – Werte für R/W.....	208
Tabelle A.3 – Werte für M-Sequenztypen	208
Tabelle A.4 – Datentypen für Benutzerdaten	209
Tabelle A.5 – Werte für PD-Status	209
Tabelle A.6 – Werte für Event-Flag	210
Tabelle A.7 – M-Sequenztypen für den Modus „STARTUP“.....	216
Tabelle A.8 – M-Sequenztypen für den Modus PREOPERATE	217
Tabelle A.9 – M-Sequenztypen für den Modus OPERATE (Vorgänger-Protokoll).....	217
Tabelle A.10 – M-Sequenztypen für den Modus OPERATE.....	218
Tabelle A.11 – Empfohlene Mindestzykluszeiten.....	220
Tabelle A.12 – Definition des Halb-Oktetts „I-Service“	222
Tabelle A.13 – ISDU-Syntax.....	223
Tabelle A.14 – Definition des Halb-Oktetts „Length“ und des Oktetts „ExtLength“	223

	Seite
Tabelle A.15 – Verwendung von Indexformaten	224
Tabelle A.16 – Zuordnung von EventCodes (Typ 1)	227
Tabelle A.17 – Werte für INSTANCE.....	229
Tabelle A.18 – Werte für SOURCE	229
Tabelle A.19 – Werte für TYPE	229
Tabelle A.20 – Werte für MODE	229
Tabelle B.1 – Direktparameter in Page 1 und Page 2	232
Tabelle B.2 – Werte für Masterbefehle.....	233
Tabelle B.3 – Mögliche Werte für MasterCycleTime und MinCycleTime	234
Tabelle B.4 – Werte für ISDU	234
Tabelle B.5 – Werte für SIO.....	236
Tabelle B.6 – Zulässige Kombinationen von BYTE und „Length“	236
Tabelle B.7 – Implementierungsregeln für Parameter und Befehle	238
Tabelle B.8 – Indexzuordnung von Datenobjekten (Device-Parameter).....	239
Tabelle B.9 – Codierung von Systembefehlen (ISDU)	241
Tabelle B.10 – Zuordnungen des Datenspeicherindex	242
Tabelle B.11 – Struktur von „Index_List“	243
Tabelle B.12 – Möglichkeiten für Device-Sperren	244
Tabelle B.13 – Parameter „Device Status“	246
Tabelle B.14 – „Detailed Device Status“ (Index 0x0025)	247
Tabelle B.15 – Codierung der Zeitbasis und Werte für „Offset Time“	248
Tabelle C.1 – Fehlertypen („ErrorTypes“).....	250
Tabelle C.2 – Abgeleitete Fehlertypen („Derived ErrorTypes“)	253
Tabelle D.1 – EventCodes	255
Tabelle D.2 – Grundlegende SDI-EventCodes	257
Tabelle E.1 – BooleanT	258
Tabelle E.2 – Codierung von „BooleanT“	258
Tabelle E.3 – UIntegerT.....	259
Tabelle E.4 – IntegerT	259
Tabelle E.5 – Codierung von „IntegerT“ (8 Oktette)	260
Tabelle E.6 – Codierung von „IntegerT“ (4 Oktette)	260
Tabelle E.7 – Codierung von „IntegerT“ (2 Oktette)	260
Tabelle E.8 – Codierung von „IntegerT“ (1 Oktett)	260
Tabelle E.9 – Float32T	261
Tabelle E.10 – Codierung von „Float32T“	261
Tabelle E.11 – StringT	262
Tabelle E.12 – OctetStringT	263
Tabelle E.13 – TimeT	263
Tabelle E.14 – Codierung von „TimeT“	264

	Seite
Tabelle E.15 – TimeSpanT	264
Tabelle E.16 – Codierung von „TimeSpanT“	264
Tabelle E.17 – Strukturierungsregeln für „ArrayT“	265
Tabelle E.18 – Beispiel für den Zugriff auf ein „ArrayT“	265
Tabelle E.19 – Strukturierungsregeln für „RecordT“	266
Tabelle E.20 – Beispiel 1 für den Zugriff auf einen „RecordT“	266
Tabelle E.21 – Beispiel 2 für den Zugriff auf einen „RecordT“	267
Tabelle E.22 – Beispiel 3 für den Zugriff auf einen „RecordT“	267
Tabelle F.1 – Struktur des gespeicherten DS-Datenobjekts	269
Tabelle F.2 – Zugehörige Header-Informationen für gespeicherte DS-Datenobjekte	269
Tabelle G.1 – EMV-Prüfbedingungen für SDCI.....	270
Tabelle G.2 – EMV-Prüfpegel	271
Tabelle J.1 – Geeignete CRC-Generatorpolynome	281