

Anwendungsbeginn

Anwendungsbeginn dieser Norm ist

Inhalt

	Seite
Nationales Vorwort.....	7
Nationaler Anhang NA (informativ) Zusammenhang mit Europäischen und Internationalen Dokumenten	8
Nationaler Anhang NB (informativ) Literaturhinweise.....	8
1 Anwendungsbereich.....	9
2 Normative Verweisungen	9
3 Begriffe, Abkürzungen und Vereinbarungen	10
3.1 Begriffe	10
3.2 Abkürzungen	10
3.3 Vereinbarungen	11
4 Grundprinzipien	11
4.1 Allgemeines	11
4.2 Leitungsgeführte Aussendungen durch Kernaktivitäten (digitaler Verursacher).....	12
4.3 Leitungsgeführte Aussendungen durch Ein-/Ausgangsaktivitäten (I/O)	12
4.4 Datenaustauschformat	12
5 Grundkomponenten des ICEM-CE.....	13
5.1 Allgemeines	13
5.2 Interne Aktivität (IA)	13
5.3 Passives Verteilernetz (PDN; en: Passive Distribution Network).....	14
6 IC-Makromodelle	16
6.1 Makromodellarten.....	16
6.2 Allgemeines IC-Makromodell	16
6.3 Blockbezogenes IC-Makromodell.....	17
6.4 Teilmodellbezogenes IC-Makromodell	21
7 CEML-Format	23
7.1 Allgemeines	23
7.2 CEML-Struktur	24
7.3 Globale Schlüsselwörter.....	24
7.4 Header-Abschnitt (<i>Header</i>)	24
7.5 Definition der Anschlussleitungen (<i>Lead_definitions</i>)	25
7.6 SPICE-Makromodelle	26
7.7 Abschnitt mit den Gültigkeitsbedingungen (<i>Validity</i>)	28
7.8 PDN	32
7.9 IBC.....	41
7.10 IA	42
8 Anforderungen an die Parameterermittlung	46

	Seite
8.1 Allgemeines.....	46
8.2 Umgebungsbedingte Einschränkungen für die Ermittlung.....	46
8.3 Ermittlung der IA-Parameter	46
8.4 Ermittlung der PDN-Parameter	47
8.5 Ermittlung der IBC-Parameter.....	47
Anhang A (normativ) Vorläufige Definitionen für die XML-Darstellung	48
A.1 XML-Grundlagen.....	48
A.1.1 XML-Vereinbarung.....	48
A.1.2 Grundelemente.....	48
A.1.3 Wurzelement	48
A.1.4 Kommentare.....	49
A.1.5 Zeilenabschluss.....	49
A.1.6 Hierarchie der Elemente	49
A.1.7 Attribute der Elemente	49
A.2 Anforderungen an Schlüsselwörter	49
A.2.1 Allgemeines.....	49
A.2.2 Zeichen für Schlüsselwörter.....	49
A.2.3 Syntax für Schlüsselwörter.....	50
A.2.4 Dateistruktur	50
A.2.5 Werte.....	52
Anhang B (normativ) Gültige Schlüsselwörter für CEML und deren Nutzung	54
B.1 Schlüsselwörter für <i>Root element</i>	54
B.2 Schlüsselwörter für den Datei-Header	55
B.3 Schlüsselwörter für den Abschnitt <i>Validity</i>	56
B.4 Globale Schlüsselwörter	57
B.5 Schlüsselwort <i>Lead</i>	57
B.6 Attribute für den Abschnitt <i>Lead_definitons</i>	57
B.7 Attribute für den Abschnitt <i>Macromodels</i>	58
B.8 Schlüsselwörter für den Abschnitt <i>Pdn</i>	58
B.8.1 Schlüsselwörter für <i>Lead</i> -Elemente	58
B.8.2 Schlüsselwörter für den Abschnitt <i>Netlist</i>	61
B.9 Schlüsselwörter für den Abschnitt <i>Ibc</i>	61
B.9.1 Schlüsselwörter für <i>Lead</i> -Elemente	61
B.9.2 Schlüsselwörter für den Abschnitt <i>Netlist</i>	63
B.10 Schlüsselwörter für den Abschnitt <i>Ia</i>	63
B.10.1 Schlüsselwörter für <i>Lead</i> -Elemente	63
B.10.2 Schlüsselwörter für den Abschnitt <i>Voltage</i>	64
B.10.3 Schlüsselwörter für den Abschnitt <i>Current</i>	65
Anhang C (informativ) Beispiel für ein ICEM-CE-Modell im CEML-Format	67

	Seite
C.1 Allgemeines	67
C.2 PDN und IBC-Teilmodell	68
C.3 IA-Teilmodell.....	68
C.4 ICEM-CE-Frequenzbereich in CEML	69
C.5 ICEM-CE-Zeitbereich in CEML	71
Anhang D (informativ) Umrechnungen zwischen Parametertypen	73
D.1 Allgemeines	73
D.2 Umrechnung für ein massebezogenes PDN.....	73
D.3 Umrechnung für ein 2-Port-PDN	74
Anhang E (informativ) Erzeugung der Modellparameter	75
E.1 Einleitung.....	75
E.2 Standardstruktur und Standardwerte	75
E.2.1 Allgemeines	75
E.3 Erzeugung der Modellparameter aus den Entwurfs-Informationen	77
E.3.1 Allgemeines	77
E.3.2 IA-Parameter	77
E.3.3 PDN-Parameter	81
E.4 Erzeugung der Modellparameter durch Messungen	83
E.4.1 IA-Parameter	83
E.4.2 PDN-Parameter	85
Anhang F (informativ) Optimierung von Entkopplungskondensatoren.....	96
Anhang G (informativ) Vorhersage leitungsgeführter Aussendungen.....	98
Anhang H (informativ) Vorhersage leitungsgeführter Aussendungen auf Leiterplattenebene.....	99
Literaturhinweise.....	100
 Bilder	
Bild 1 – Beispiel der Zerlegung eines digitalen IC für die Analyse leitungsgeführter Aussendungen.....	12
Bild 2 – IA-Komponente.....	13
Bild 3 – Beispiel von IA-Kennwerten im Zeitbereich.....	14
Bild 4 – Beispiel von IA-Kennwerten im Frequenzbereich	14
Bild 5 – Beispiel eines PDN mit vier Anschlüssen und konzentrierten Elementen	15
Bild 6 – Beispiel eines PDN mit sieben Anschlüssen und verteilten Elementen.....	15
Bild 7 – Beispiel eines PDN mit zwölf Anschlüssen unter Anwendung der Matrixdarstellung	16
Bild 8 – Allgemeines IC-Makromodell.....	17
Bild 9 – Beispiel einer Blockkomponente mit einer einzigen IA.....	17
Bild 10 – Beispiel von Blockkomponenten für I/Os mit mehreren IAs	18
Bild 11 – Beispiel einer IBC mit vier internen Anschlüssen.....	19
Bild 12 – Verknüpfung zwischen Blöcken und IBC.....	19
Bild 13 – Blockbezogenes IC-Makromodell.....	20
Bild 14 – Beispiel des blockbezogenen IC-Makromodells.....	21

	Seite
Bild 15 – Beispiel eines einfachen Teilmodells	22
Bild 16 – Teilmodellbezogenes IC-Makromodell	22
Bild 17 – CEML-Vererbungshierarchie	23
Bild 18 – Beispiel für eine Netzlistendatei zur Definition eines Teilstromkreises	28
Bild 19 – PDN-Darstellung als S-Parameter im Touchstone-Format	39
Bild A.1 – Mehrere XML-(CIML-)Dateien	51
Bild A.2 – XML-Dateien mit Datendateien (*.dat)	51
Bild A.3 – XML-Dateien mit zusätzlichen Dateien	52
Bild C.1 – Anschlussbelegung des ATmega88-Mikrocontrollers mit modellierten Anschlussstiften	67
Bild C.2 – Topologie des PDN-Teilmodells	68
Bild C.3 – Topologie des IA-Teilmodells	68
Bild C.4 – IA-Daten des Digitalblocks im Frequenzbereich	69
Bild C.5 – IA-Daten des Digitalblocks im Zeitbereich	69
Bild E.1 – Schaltbild zur Ermittlung des typischen Gatestromes	78
Bild E.2 – Stromspitze bei einem Schaltübergang	78
Bild E.3 – Beispiel der IA-Ermittlung aus dem Entwurf	79
Bild E.4 – Einfluss der Technologie	79
Bild E.5 – Endgültige Stromschwingungsform für eine Programmperiode	80
Bild E.6 – Vergleich zwischen Messung und Simulation	80
Bild E.7 – Modell eines Gehäuses mit konzentrierten Elementen	81
Bild E.8 – Schaltstruktur der Netzliste	83
Bild E.9 – Prinzip der IA-Berechnung	83
Bild E.10 – Verfahren zur Modellierung von $i_A(t)$	84
Bild E.11 – Messung von $i_{Ext}(t)$ nach IEC 61967-4	84
Bild E.12 – Verlauf von $i_A(t)$ und $i_{Ext}(t)$	85
Bild E.13 – Übliches 1-Port-Verfahren zur S-Parameter-Messung	86
Bild E.14 – 2-Port-Verfahren zur Messung niederohmiger Impedanz	86
Bild E.15 – 2-Port-Verfahren zur Messung hochohmiger Impedanz	87
Bild E.16 – Beispiel eines Hardwareaufbaus zur Ermittlung der PDN-Parameter	88
Bild E.17 – 50-Ohm-Miniaturkoaxialsteckverbinder	88
Bild E.18 – Impedanzsonde mittels zweier Miniaturkoaxialsteckverbinder	89
Bild E.19 – Anschlüsse, unterbrochen und im Kurzschluss	89
Bild E.20 – Modell der Messsonde	89
Bild E.21 – Ausschlussverfahren	90
Bild E.22 – Beispiel einer vordefinierten PDN-Struktur	90
Bild E.23 – <i>RL</i> -Konfiguration	92
Bild E.24 – <i>RLC</i> -Konfiguration	92
Bild E.25 – <i>RLC</i> -Konfiguration mit magnetischer Kopplung	93
Bild E.26 – Impedanz von V_{cc} und Gnd	93

	Seite
Bild E.27 – Vollständige PDN-Komponente	94
Bild E.28 – Messaufbau für die Korrelation (links), Messergebnis und Vorhersage (rechts)	95
Bild E.29 – Messaufbau zur Messung des internen Entkopplungskondensators	95
Bild F.1 – Ersatzschaltbild des vollständigen elektronischen Systems	96
Bild F.2 – Vorhersage und Messungen der Impedanz	97
Bild G.1 – Normierter Prüfaufbau nach IEC 61967-4	98
Bild G.2 – Vergleich von Vorhersage und Messung.....	98
Bild H.1 – Vorhersage des Vd _{cc} -Rauschpegels auf Leiterplattebene.....	99
Bild H.2 – Gute Übereinstimmung mit der Rauschhüllkurve	99
Tabellen	
Tabelle 1 – Attribute des Schlüsselworts <i>Lead</i> im Abschnitt <i>Lead_definitions</i>	25
Tabelle 2 – Kompatibilität zwischen den Feldern <i>Mode</i> und <i>Type</i> für eine korrekte CEML-Notation	26
Tabelle 3 – Definition von <i>Subckt</i>	26
Tabelle 4 – Definition des Abschnitts <i>Validity</i>	28
Tabelle 5 – Definition des Schlüsselworts <i>Lead</i> für den Abschnitt <i>Pdn</i>	32
Tabelle 6 – Gültige Felder des Schlüsselworts <i>Lead</i> für das PDN.....	36
Tabelle 7 – Definition von <i>Netlist</i>	40
Tabelle 8 – Unterschiede zwischen den Feldern im Abschnitt <i>Pdn</i> und <i>Ibc</i>	41
Tabelle 9 – Gültige Felder des Schlüsselworts <i>Lead</i> für die Definition des IBC	42
Tabelle 10 – Definition des Schlüsselworts <i>Lead</i> im Abschnitt <i>IA</i>	43
Tabelle 11 – Definition von <i>Voltage</i> und <i>Current</i>	44
Tabelle D.1 – Umrechnung für ein massebezogenes PDN.....	73
Tabelle D.2 – Umrechnung für ein 2-Port-PDN	74
Tabelle E.1 – Typische Parameter für die Technologien der CMOS-Logik.....	76
Tabelle E.2 – Übliche Anzahl der logischen Gatter in Abhängigkeit von der CPU-Technologie	76
Tabelle E.3 – Parameter von <i>R</i> , <i>L</i> und <i>C</i> für die verschiedenen Gehäusetypen	77
Tabelle E.4 – Messkonfigurationen und ermittelte <i>RLC</i> -Parameter.....	91